С. Н. ГАВРИЛОВ
С. М. НИКУЛИН



МИКРО-ЭЛЕКТРОНИКА





Гаврилов Сергей Николаевич и
Никулин Станислав Михайлович

МИКРОЭЛЕКТРОНИКА

Редактор *С. А. Гаряинов*
Технический редактор *Л. М. Кузнецова* Корректор *Г. Г. Желтова*

Сдано в набор 15/X 1969 г. Подписано к печати 28/V 1970 г. Т-06385
Формат 84×108[1]/[32] Бумага типографская № 2
Усл. печ. л. 4,2 Уч.-изд.л. 5,98
Тираж 40 000 экз. Цена 24 коп. Зак. 2528

Издательство „Энергия". Москва, Ж-114, Шлюзовая наб., 10.

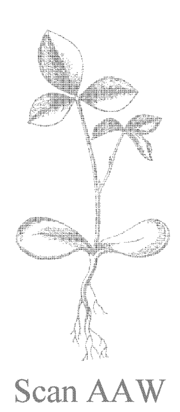
Московская типография № 10 Главполиграфпрома
Комитета по печати при Совете Министров СССР.
Шлюзовая наб., 10.

МАССОВАЯ РАДИОБИБЛИОТЕКА

Выпуск 741

С. Н. ГАВРИЛОВ и С. М. НИКУЛИН

МИКРОЭЛЕКТРОНИКА





«ЭНЕРГИЯ»

МОСКВА 1970

6Ф2.13
Г 12
УДК 621.396.6-181.48

С. Н. Гаврилов и С. М. Никулин

Г 12 Микроэлектроника, М., «Энергия», 1970.

80 стр. с илл. (Массовая радиобиблиотека, вып. 741).

В брошюре рассказано об основных проблемах и методах интегральной микроэлектроники и перспективах ее развития.
Брошюра рассчитана на широкий круг радиолюбителей.

3-4-5
328-69

6Ф2.13

ПРЕДИСЛОВИЕ

Термин «микроэлектроника» отражает два основных направления, лежащих в основе технологии современной радиоэлектроники, — интеграцию и микроминиатюризацию.

Основные изменения, происходящие в настоящее время в радиоэлектронике, обусловлены внедрением принципа интеграции, объединения элементов и функций устройств в одном твердом теле. Повышение степени интеграции означает повышение надежности устройств и делает возможным увеличение их сложности.

Но, кроме ограничения по надежности и сложности, развитие радиоэлектроники сдерживают ограничения по стоимости, весу, объему устройств и потребляемой ими мощности, а также затруднения, обусловленные специфическим характером электроники, сравнительной сложностью научных методов, оборудования и технологии.

Эти затруднения в известной мере можно преодолеть на базе комплексной микроминиатюризации радиоэлектронных устройств, т. е. посредством предельно возможного уменьшения габаритов, веса устройств и потребляемой ими мощности. Микроминиатюризация облегчает внедрение принципа интеграции и наоборот интеграция создает благоприятные условия для осуществления микроминиатюризации.

Внедрение в радиоэлектронику принципов интеграции и микроминиатюризации, создание промышленности интегральной микроэлектроники позволяет решить основные проблемы: повышение надежности и снижение себестоимости изделий радиоэлектроники, что открывает перспективу повышения функциональной сложности и эффективности радиоэлектронной аппаратуры.

Развивающийся процесс перехода от дискретной электроники к микроэлектронике порождает много частных и общих задач и проблем, решение которых находит свое отражение в большом количестве появляющихся публикаций.

В настоящей брошюре, написанной по материалам зарубежных источников, рассматриваются основные проблемы и методы микроэлектроники. Ознакомление с брошюрой, как надеются авторы, позволит читателю составить себе представление о возможностях микроэлектроники и перспективах ее развития.

Глава первая

ОТ ДИСКРЕТНОЙ ЭЛЕКТРОНИКИ К МИКРОЭЛЕКТРОНИКЕ

ОСНОВНОЕ ТРЕБОВАНИЕ, ПРЕДЪЯВЛЯЕМОЕ К РАДИОЭЛЕКТРОНИКЕ

Радиоэлектронная аппаратура (РЭА) находит все более широкое применение во многих областях науки и техники. Внедрение всевозможных машин и автоматических систем и возрастание их сложности, увеличение объема и темпов передачи и переработки информации требуют все большего насыщения РЭА оборонных и промышленных объектов. В связи с этим повышаются темпы развития радиоэлектронной промышленности и увеличивается ее доля в общем объеме промышленного производства.

Но радиоэлектронная аппаратура применяется не изолированно. В большинстве случаев она сопрягается с промышленными и другими объектами, поэтому их эффективность в значительной степени определяется эффективностью и количеством применяемой РЭА. В результате такого сопряжения складываются условия, способствующие дальнейшему совершенствованию РЭА.

Экономический потенциал государства во многом определяется эффективностью радиоэлектронной аппаратуры и эффективностью ее массового применения: чем выше качественные и количественные показатели РЭА, тем выше ее эффективность; чем большие количества РЭА применяются, чем более целесообразно эта аппаратура используется, тем выше и эффективность ее массового применения.

Но эффективность есть понятие, отражающее и динамику развития. То, что было вчера эффективно, сегодня отрицается появлением новых идей и разработок Отсюда вытекает необходимость постоянного совершенствования РЭА.

Необходимость непрерывного повышения эффективности сопряженных с РЭА объектов и процессов определяет основное и наиболее общее требование, предъявляемое к радиоэлектронике: *непрерывное повышение эффективности РЭА и эффективности ее массового применения.*

Непрерывность здесь понимается в том смысле, что уровень развития радиоэлектроники в каждый данный период должен соответствовать тем задачам, которые в этот период перед ней ставятся.

Разработка новых идей в радиоэлектронике, а также проектирование, производство и эксплуатация РЭА должны быть организованы на основе, позволяющей наилучшим образом удовлетворять этому основному требованию, что может быть достигнуто посредством·

увеличения сложности решаемых РЭА задач и уменьшения времени на их решение;

увеличения количества применяемой РЭА;

сокращения времени разработки и материализации в РЭА наиболее эффективных идей и принципов радиоэлектроники;

разработки способов наиболее эффективного применения РЭА.

Необходимость учета этих факторов, определяющих качество и количество применяемой РЭА, проявляется во всех аспектах радиоэлектроники и порождает ряд взаимосвязанных между собой проблем. Некоторые из этих основных проблем в общем виде рассматриваются ниже.

УВЕЛИЧЕНИЕ ФУНКЦИОНАЛЬНОЙ СЛОЖНОСТИ РЭА, НАДЕЖНОСТЬ И ИНТЕГРАЦИЯ

Для быстрого решения сложных задач необходима соответствующей сложности РЭА, которая должна быть как можно более надежной в работе.

Усложнение аппаратуры приводит к увеличению вероятности ее отказов вследствие увеличения числа комплектующих ее элементов и связей. Для этого, чтобы не допустить усложнения и удорожания эксплуатации РЭА выше предела, за которым массовое производство и применение становятся экономически нецелесообразными, устанавливается верхняя граница функциональной сложности. Эта граница в каждый период времени определяется надежностью комплектующих аппаратуру элементов и соединений, а также их количеством.

Надежность элементов и аппаратуры можно характеризовать интенсивностью отказов, определяемой соотношением

$$\lambda(t) = \frac{\Delta n(t)}{N_{\text{ср}}\Delta t}, \quad [1/ч],$$

которое задается отношением числа образцов $\Delta n(t)$, отказавших в течение интервала времени Δt к среднему числу образцов $N_{\text{ср}}$, исправно работающих в этом интервале, при условии, что отказавшие образцы не восстанавливаются и не заменяются новыми.

Интенсивность отказов аппаратуры $\lambda_{\text{а}}$ представляет собой возрастающую функцию числа соединений $n_{\text{с}}$ и числа элементов $n_{\text{э}}$, входящих в данную аппаратуру, а также интенсивности отказов $\lambda_{\text{э}}$ элементов и $\lambda_{\text{с}}$ соединений. Для иллюстрации рассматриваемых вопросов мы можем полагать в первом приближении:

$$\lambda_{\text{а}} = \sum_i n_{\text{э}i}\lambda_{\text{э}i} + \sum_j n_{\text{с}j}\lambda_{\text{с}j}. \qquad (1)$$

Из этой формулы видно, что чем больше элементов и соединений содержится в аппаратуре, тем выше интенсивность ее отказов (при неизменных $\lambda_{\text{э}i}$ и $\lambda_{\text{с}j}$) и, следовательно, ниже надежность.

На рис. 1 изображен график роста сложности радиоэлектронной аппаратуры по годам. График построен для аппаратуры, относимой в свое время к наиболее сложной. Как видно из этого графика, за каждые десять лет аппаратура усложнялась в среднем на порядок, и в настоящее время существует необходимость в РЭА, сложность которой оценивается в среднем 10^6 элементов.

Полагая, что для эффективной работы и нормальной эксплуатации требуется среднее время наработки на отказ $T_0 = 1/\lambda_{\text{а}} = 10^3$ *ч*,

и принимая $\lambda_э = \lambda_с$, а также полагая, что в среднем $n_с = 2{,}25 n_э$, получим из формулы (1) необходимую интенсивность отказов элементов $\lambda_э \cong 3{,}1 \cdot 10^{-10}$. Как видно из этого же рисунка, средняя интенсивность отказов $\lambda_{с.э}$, которая существовала для элементов в каждый данный период, всегда была на два-три порядка больше, чем требуемая средняя интенсивность отказов $\lambda_{тр\ э}$.

В связи с этим возникает вопрос и об осуществимости функций данной аппаратуры при увеличении ее сложности. Если при проектировании РЭА определенного назначения известны:

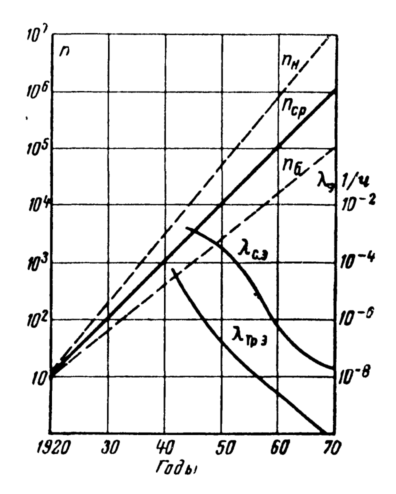


Рис. 1. Изменение сложности РЭА, измеряемой числом комплектующих элементов и интенсивностей отказов элементов по годам.

$n_н$ — сложность наземной аппаратуры; $n_б$ — сложность бортовой аппаратуры; $n_{ср}$ — средняя сложность; $\lambda_{с.э}$ — существующая средняя интенсивность отказов элементов; $\lambda_{тр.э}$ — требуемая интенсивность отказов элементов.

время t, отводимое на решение задачи, поставленной перед данной аппаратурой (время осуществления РЭА своих функций);

$p_1(t)$ — условная вероятность решения РЭА своей задачи при бесперебойной работе за время t;

$p_2(t)$ — вероятность бесперебойной работы аппаратуры за время t, оцениваемая при наилучшей организации ее структуры, то вероятность $p(t)$ осуществления РЭА своих функций за время t оценивается произведением

$$p(t) = p_1(t)\,p_2(t).$$

Вероятность $p_1(t)$ есть возрастающая функция времени (в общем случае — неубывающая функция времени). Например, если РЭА решает задачу распознавания образов, то чем больше времени имеется на решение этой задачи, тем с большей вероятностью можно распознать данный образ. Вероятность же $p_2(t)$ есть убывающая функция времени, поэтому функция $p(t)$ имеет максимум $p_{макс}(t) = p_{пор} < 1$, определяющий порог осуществимости функции РЭА. Это означает, что на элементах с данной величиной $\lambda_э$ нельзя создать аппаратуру, которая осуществляла бы свою функцию с вероятностью большей $p_{пор}$. Так как эта вероятность всегда меньше единицы, то качество РЭА можно оценивать степенью приближения числа $p_{пор}$ к единице. Очевидно, что при наилучшей организации структуры РЭА получим наиболее быстро возрастаю-

щую функцию $p_1(t)$, а величина $p_{пор}$ тем больше, чем медленнее уменьшается функция $p_2(t)$. Вероятность безотказной работы $p_2(t)$ РЭА за время t на этапе, когда можно считать $\lambda_а = \text{const}$, оценивается равенством

$$p_2(t) = e^{-\lambda_а t}. \tag{2}$$

Отсюда видно, что с уменьшением $\lambda_а$, а следовательно, как это видно из равенства (1), и с уменьшением $\lambda_э$ функция $p_2(t)$ уменьшается медленнее. Поэтому при прочих равных условиях величина $p_{пор}$ будет больше.

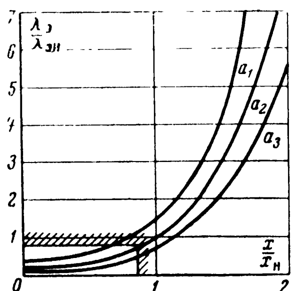


Рис. 2. Обобщенная зависимость интенсивности отказов элементов $\lambda_э$ от электрического режима элемента x (ток или напряжение) при различных параметрах a (температура, влажность и т. п.). Область рекомендуемых режимов работы, соответствующая наибольшей надежности, заштрихована.

Таким образом, надежность РЭА и осуществимость ее функций в конечном счете определяются надежностью комплектующих элементов.

Каковы же возможные пути повышения надежности РЭА (снижения величины $\lambda_а$)?

Повышение надежности аппаратуры и увеличение порога осуществимости ее функций, как это видно из равенства (1), возможно за счет повышения надежности элементов и соединений, т. е. уменьшения величин $\lambda_э$ и $\lambda_с$. Но быстро идущий процесс увеличения функциональной сложности аппаратуры приводит к увеличению числа ее элементов и числа соединений, что сводит к нулю выигрыш в $\lambda_э$ и $\lambda_с$, достигаемый высокой конструкторско-технологической ценой.

Другой путь повышения надежности состоит в уменьшении напряженности режимов работы элементов. На рис. 2 приведены обобщенные типовые зависимости интенсивности отказов элементов от различных факторов. Аргументом x может быть рабочее напряжение, ток и т. д, а параметром a — температура, давление или другая величина. Индексом н обозначены номинальные значения этих факторов.

Наиболее характерной чертой этих зависимостей является наличие области (отмеченной штриховкой на рис. 2), где $\lambda_э$ изменяется сравнительно незначительно и имеет достаточно малую величину. Выбирая рабочий режим элемента, соответствующий этой области, получаем наиболее высокую надежность работы элемента. Дальнейшего повышения надежности можно достигнуть путем еще большего ослабления электрического или климатического режимов работы элемента. Заменяя, например, в устройстве одноваттный резистор, в котором рассеивается мощность 0,8 *вт*, на двухваттный резистор, можно получить более надежную его работу, чем при мощности, близкой к номинальному значению.

Однако ослабление электрических режимов не может служить существенным резервом повышения надежности как в силу изложенных выше причин, так и вследствие нежелательного увеличения

габаритов и весов аппаратуры. Поэтому надежность аппаратуры повышают с помощью *резервирования*. Повышение надежности устройств при резервировании достигается использованием дополнительных элементов, включенных таким образом, что при выходе из строя одного или нескольких элементов функция устройства продолжает выполняться оставшимися элементами. Резервирование такого рода является основой организации биологических систем, что и обусловливает их высокую надежность.

Но вследствие того, что для резервирования применяются элементы, обладающие конечной надежностью, повысить надежность устройства в целом при любых вариантах резервирования можно только до определенного предела (не более чем на порядок).

Кроме того, резервирование сопряжено с заметным увеличением числа элементов, особенно в больших системах, что вступает в противоречие с необходимостью снижения габаритов, веса РЭА и потребляемой аппаратурой мощности. Поэтому резервирование также не может полностью обеспечить выполнение основного требования, предъявляемого к радиоэлектронике.

Решением рассмотренного противоречия (повышение надежности аппаратуры при заданной или увеличивающейся функциональной сложности) является путь применения в качестве комплектующих элементов РЭА не традиционных универсальных элементов (резисторов, конденсаторов и т. д.), а целых функциональных устройств, обладающих надежностью одного универсального элемента. Если мы при функциональном усложнении РЭА будем применять для ее комплектации меньшее число элементов той же надежности (той же величины $\lambda_э$), но элементов, выполняющих более сложные функции, то, как это видно из формулы (1), величина $\lambda_а$ уменьшается и надежность РЭА увеличивается за счет уменьшения числа $n_э$ элементов и числа $n_с$ соединений.

Создание таких новых комплектующих элементов возможно на основе внедрения в радиоэлектронику принципов элементной и функциональной интеграции.

Под *элементной интеграцией* будем понимать объединение в одном твердом теле многих элементов, образующих одно или несколько функциональных устройств (усилитель, мультивибратор и т. д.). Полученное в результате такого объединения устройство называют *интегральной схемой* и конструктивно оформляют как один элемент. Интегральные схемы являются дискретными элементами, из которых комплектуется аппаратура.

В настоящее время производятся полупроводниковые и тонкопленочные интегральные схемы. В полупроводниковых интегральных схемах все универсальные элементы (транзисторы, резисторы и пр.) образуются одновременно в определенных объемах полупроводниковой пластины (базового кристалла). Поэтому между элементами интегральной схемы отсутствуют механически разделяемые поверхности, они являются компонентами единого целого *. Соединения между компонентами выполняются по поверхности базового кристалла таким образом, что соединяющая проводящая пленка образует с базовым кристаллом монолитную структуру.

* Отсутствие механически разделяемых поверхностей между элементами понимается здесь и далее как невозможность механического разъединения и соединения самих элементов интегральной схемы в процессе ее применения.

Элементы тонкопленочных интегральных схем образуются на поверхности диэлектрической подложки в виде тонких пленок. При этом достигается настолько надежное соединение между пленками и пленок с подложкой, что они также образуют единую монолитную структуру и элементы такой схемы выступают уже как компоненты единого целого.

В результате элементной интеграции надежность интегральной схемы теоретически должна быть близкой к надежности одного ее компонента, выполненного по той же технологии. Но поскольку с усложнением интегральных схем усложняются и соединения между их компонентами, то надежность интегральной схемы получается несколько ниже чем надежность одного ее компонента.

Кроме того, внешние выводы в интегральной схеме осуществляются методом сварки, что в еще большей степени снижает ее надежность. Внешних выводов в интегральной схеме больше, чем у одного элемента, поэтому надежность ее ниже, чем надежность одного элемента при прочих равных условиях. Однако надежность интегральной схемы получается существенно выше надежности схемы того же функционального назначения, но составленной из отдельных дискретных элементов, за счет отсутствия свариваемых или спаиваемых соединений между компонентами (за исключением внешних выводов) и лучших условий работы компонентов в интегральной схеме.

Функциональная интеграция представляет собой объединение в одном твердом теле схемных функций универсальных элементов. Полученные в результате функциональной интеграции устройства называют функциональными приборами. В функциональном приборе уже нельзя выделить тот или иной объем, выполняющий функции какого-либо элемента схемы. В целом функциональный прибор выполняет функции устройства, аналог которого можно составить методами схемной электроники.

Примером функционального прибора может служить радиокварц. Он выполняет функции колебательного контура, но в его объеме нельзя выделить области, выполняющие роль конденсатора, катушки индуктивности или резистора. В целом радиокварц выполняет функции колебательного контура; в нем как бы проинтегрированы функции элементов, образующих колебательный контур.

Ясно, что радиокварц потенциально более надежен, чем колебательный контур на дискретных элементах или даже в виде интегральной схемы.

Надежность РЭА, построенной на интегральных схемах, будет определяться надежностью интегральных схем и соединений между ними и может быть также оценена соотношением (1), если в него вместо числа элементов и соединений между ними подставить число интегральных схем и соединений между ними, а интенсивности отказов элементов заменить интенсивностями отказов интегральных схем.

После такой подстановки на основании соотношения (1) можно утверждать, что если мы располагаем интегральными схемами с надежностью, равной надежности элемента схемы старой аппаратуры, то перевод этой аппаратуры (при той же функциональной сложности) на интегральные схемы приведет к увеличению ее надежности. Это произойдет за счет уменьшения числа комплектующих элементов и соединений между ними, поскольку потребуется

меньшее число интегральных схем для воспроизводства тех же функций РЭА, чем на это требовалось универсальных элементов в прежней аппаратуре.

Таким образом, внедрение принципа интеграции в радиоэлектронику (применение функциональных приборов и интегральных схем) открывает новые возможности увеличения функциональной сложности РЭА при сохранении ее надежности на заданном уровне (или даже при повышении надежности) или повышения надежности РЭА той же функциональной сложности.

При этом, как это видно из формулы (1), продвижение в сторону увеличения функциональной сложности РЭА возможно по мере увеличения степени интеграции интегральных схем.

Под степенью интеграции интегральной схемы понимают число элементов, объединенных в одной интегральной схеме. Повышение степени интеграции интегральных схем должно сопровождаться увеличением выигрыша в надежности интегральной схемы по сравнению с надежностью аналогичной по функциям схемы, но собранной на дискретных элементах.

В связи с изложенным ясна важность повышения степени интеграции интегральных схем в решении важнейшей проблемы — проблемы надежности РЭА. Поэтому задача повышения степени интеграции интегральных схем при увеличении их надежности (или сохранении надежности на прежнем уровне) является центральной задачей радиоэлектроники.

Как видно из рис. 1, число элементов, входящих в наиболее сложную аппаратуру, увеличивается на порядок примерно за каждые 10 лет. В настоящее время необходима РЭА, состоящая из 10^6—10^7 элементов. Эта тенденция усложнения аппаратуры привела к появлению так называемой проблемы *возрастающих количеств*.

Увеличение числа элементов в одной схеме имеет определенную границу, переход через которую значительно усложняет задачу создания и эксплуатацию РЭА, даже если имеются элементы требуемой надежности.

Возрастающее количество элементов увеличивает время, необходимое на проектирование и производство РЭА, удорожает аппаратуру, приводит к увеличению весов, объемов и потребляемой мощности, затрудняет введение автоматизации и развертывание массового производства. Проблема возрастающих количеств, или, как ее еще называют, *тирания количеств* стала в настоящее время наиболее острой. Первым шагом в ее решении должна стать элементная интеграция.

Но еще в 1958 г., когда была создана первая интегральная схема, стало ясно, что проблема возрастающих количеств не может быть окончательно решена на пути интеграции элементов устройств, построенных на принципе классической схемной электроники. С усложнением РЭА, построенной на интегральных схемах, количество элементов хотя и в проинтегрированном виде неуклонно увеличивается. Проблема возрастающих количеств приобретает остроту уже не в производстве РЭА, а в производстве интегральных схем.

В связи с этим возникает задача создания таких радиоэлектронных устройств, усложнение функций которых не требовало бы существенного увеличения количества содержащихся в них ком-

понентов. Кардинальное решение этой задачи возможно на пути создания функциональных приборов, в связи с чем и был сформулирован принцип функциональной интеграции

ИНТЕГРАЦИЯ И МИКРОМИНИАТЮРИЗАЦИЯ

Применение принципа интеграции в радиоэлектронике необходимо, но еще недостаточно для удовлетворения предъявляемого к ней основного требования.

Увеличение функциональной сложности аппаратуры порождает проблему уменьшения веса и габаритов РЭА и потребляемой ею мощности. Эта проблема решается на пути микроминиатюризации элементов, устройств, интегральных схем и функциональных приборов. Под микроминиатюризацией понимается предельное уменьшение габаритов, веса радиоэлектронных устройств и потребляемой ими мощности.

Рассмотрим на простом примере, к чему приведет создание РЭА сложностью 10^7 элементов при конструировании аппаратуры с использованием только универсальных элементов. Обычные активные и пассивные элементы имеют средний объем вместе с выводами 0,5—0,7 *см*^{3} и средний вес 1—1,2 *г*. При таких средних характеристиках для РЭА сложностью 10^7 элементов объем составит не менее 10 *м*^{3}, а вес — не менее 10 *т*. Даже в случае бескорпусных активных элементов и сверхминиатюрных пассивных элементов, для которых средний объем составляет 0,1—0,2 *см*^{3}, а средний вес 0,1 *г*, приведенные выше цифры полного веса и объема РЭА уменьшатся всего на порядок.

Если среднюю мощность рассеивания устройства, состоящего в среднем из десяти элементов, принять равной 50 *мвт,* то при числе элементов 10^7 и числе устройств 10^6 в РЭА общая рассеиваемая в такой аппаратуре мощность будет 50 *квт*. Отвод такой мощности потребует создания РЭА с габаритами значительно большими чем те, которые упоминались ранее.

Подсчет надежности РЭА с числом элементов 10^7 для $\lambda_э=10^{-6}$ по формуле (1) дает среднее время наработки на отказ $T_0=1/\lambda_а=$ $=2$ *мин* при $\lambda_с=\lambda_э$ и $n_с=2n_э$, что означает практическую неработоспособность такой аппаратуры.

Рассмотренные примеры показывают, что в силу возрастающих ограничений по весу габаритам и мощности дискретный принцип построения аппаратуры не имеет перспективы.

Увеличение сложности РЭА приводит также к увеличению веса и объема питающих источников, несущих конструкций, разъемов и т. д. Кроме того, в радиоэлектронике существует много объектов, пока не поддающихся интеграции. Поэтому микроминиатюризация элементов и устройств РЭА имеет и самостоятельное значение, особенно для аппаратуры, применяемой в авиации и ракетостроении, поскольку повышение веса бортового оборудования на 1 *кг* приводит к повышению взлетного веса самолета примерно на 10 *кг,* а стартового веса ракеты — на 100 *кг*.

Интеграция и микроминиатюризация являются взаимно обусловленными процессами в радиоэлектронике. Микроминиатюризация облегчает внедрение принципа интеграции и повышение надежности аппаратуры, поскольку позволяет вести производство в меньших технологических объемах, применять материалы более высокого качества, улучшать качество контроля, повышать уровень автома-

тизации производства и т. д. В свою очередь интеграция облегчает микроминиатюризацию, поскольку позволяет уменьшить объем вспомогательных конструкций, число внутрисхемных соединений и механически разделяемых элементов. В связи с этим можно считать, что интеграция является резервом микроминиатюризации.

КОМПЛЕКСНАЯ МИКРОМИНИАТЮРИЗАЦИЯ

Микроминиатюризация одних только слаботочных схем в составе РЭА может дать значительный эффект только в том случае, если в РЭА данного типа преобладают именно слаботочные устройства. Так, например, в ЦВМ до 90% устройств может быть переведено на интегральные схемы, в связной РЭА — до 80%, в контрольно-измерительной — до 50%, а в крупногабаритной локационной аппаратуре — до 20%. Но даже если мы значительный процент устройств переведем на интегральные схемы, то вес и габариты оставшихся устройств могут быть настолько значительными, что суммарный эффект снижения весов и габаритов всей аппаратуры будет небольшим.

Поэтому для достижения значительного общего выигрыша по весам и габаритам необходима *комплексная* микроминиатюризация РЭА. Только уменьшение объемов и весов всех без исключения устройств: генераторов, антенн, разъемов, кабелей, соединений, вспомогательных конструкций позволит значительно улучшить весовые, габаритные и энергетические характеристики аппаратуры в целом.

Именно комплексная микроминиатюризация может дать значительный экономический эффект при массовом применении РЭА за счет уменьшения количества расходуемых материалов, потребляемой мощности, затрат на транспортировку для транспортабельной РЭА. Сокращение весов и габаритов транспортабельной РЭА имеет особое значение, так как позволяет перевозить дополнительный полезный груз. В масштабе всего народного хозяйства выигрыш может быть весьма значительным.

Наиболее трудно поддаются микроминиатюризации устройства преобразования и передачи высоких энергий: мощные каскады передатчиков, антенны, генераторные приборы и т. д. Надежность и степень миниатюризации таких устройств растут с повышением их к. п. д., усовершенствованием физической структуры и улучшением технологии их изготовления.

Но возможен и другой путь — дробление таких устройств на большое количество однотипных элементов с дальнейшим синтезированием устройств, выполняющих те же или даже более сложные функции. Такой принцип построения может позволить изготовлять устройства, несущественно ухудшающие свои характеристики при выходе из строя части элементов. Синтез же таких устройств может осуществляться на базе интеграции и микроминиатюризации с использованием всех преимуществ этих процессов. Таким образом, принцип интеграции и микроминиатюризации в радиоэлектронике достаточно универсален.

УПРОЩЕНИЕ ЭКСПЛУАТАЦИИ РЭА

Проектирование РЭА всегда происходит в условиях, когда промышленность не в состоянии обеспечить необходимый в данный период уровень надежности радиоэлектронных элементов. Это про-

исходит потому, что разработчики РЭА для повышения ее функциональных возможностей стремятся усложнить аппаратуру, создавая тем самым стимул для повышения качества элементов.

Приводимые на рис. 1 данные достигнутых значений средней интенсивности отказов $\lambda_{с.э}$ на элемент по годам и требуемых величин интенсивности отказов $\lambda_{тр\,э}$ на элемент показывают, что разрыв между существующей и требуемой надежностью элементов всегда был весьма значительным. Это обстоятельство в конечном счете и определяло высокую стоимость эксплуатации РЭА, которая в 1,5 раза и более за каждый год превышает первоначальную стоимость нового изделия.

Стремление конструкторов предельно повысить эффективность РЭА и сопряженных с нею систем приводит к созданию очень сложной аппаратуры, дальнейшее усложнение которой при массовом применении стало бы невыгодным как по экономическим соображениям, так и в силу снижения эффективности сопряженных с такой РЭА систем. Последнее будет происходить за счет увеличения времени простоев системы вследствие увеличения времени профилактических и ремонтных работ. Поэтому всегда существует максимальный уровень сложности РЭА, определяемый наибольшей эффективностью комплекса, составленного из РЭА и сопряженных с нею систем.

В известных пределах упрощение эксплуатации РЭА возможно путем разработки оптимальных способов эксплуатации, основанных на применении автоматизированного контроля аппаратуры. Но более эффективно эту проблему можно решить повышением надежности РЭА, достигаемого переводом ее на интегральные схемы на базе комплексной микроминиатюризации. Применение в аппаратуре интегральных схем приведет, по-видимому, к качественно новым формам эксплуатации в силу непригодности интегральных схем к ремонту, большим возможностям внедрения автоматизированного контроля и т. д.

Создание такой РЭА, надежность которой бы росла быстрее ее сложности, а эксплуатация по крайней мере не усложнялась бы, возможно только при создании условий, при которых разработчик аппаратуры мог бы располагать интегральными схемами, обладающими надежностью, превышающей практические потребности в каждый данный период проектирования новой РЭА. А выигрыш в надежности РЭА, достигаемый путем применения в ней интегральных схем, определяется достигнутой степенью их интеграции. Это еще раз подчеркивает, что задача повышения степени интеграции интегральных схем является основной задачей микроэлектроники.

МАССОВОЕ ПРИМЕНЕНИЕ РЭА, СТОИМОСТЬ И ТЕХНОЛОГИЯ

Для организации массового производства и применения РЭА необходимо прежде всего решить проблему снижения ее стоимости.

Значение этой проблемы можно показать на следующем примере. Если среднюю стоимость элемента вместе с его монтажом оценить в 50 коп., то для РЭА сложностью в 10^7 элементов стоимость ее будет не ниже 5 млн. руб. Применение хотя бы тысячи единиц такой аппаратуры потребует затрат в 5 млрд. руб. только на одно ее производство. Но к этому еще необходимо прибавить затраты на ее эксплуатацию. Такие расходы даже с учетом эконо-

мического эффекта от применения данной РЭА во многих случаях могут оказаться экономически неоправданными.

Очевидно, что возможности массового применения РЭА и, следовательно, получаемый от такого применения эффект зависят от того, насколько хорошо решена проблема снижения стоимости РЭА, а в связи с внедрением в аппаратуру интегральных схем — проблема снижения стоимости изделий интегральной микроэлектроники.

Стоимость РЭА определяется стоимостью ее проектирования, производства и эксплуатации. На всех этих этапах снижение стоимости аппаратуры достигается посредством унификации и универсализации комплектующих ее элементов.

Универсализация элементов и упрощение выполняемых ими функций позволяют сократить число различных типов элементов, необходимых для построения РЭА*. Универсализация выгодна прежде всего тем, что позволяет достигнуть значительного упрощения технологии производства таких элементов и резкого снижения их стоимости при их массовом производстве. При этом достигается технологичность и надежность элементов и схем, что удешевляет РЭА и делает возможным ее массовое производство.

Однако при увеличении функциональной сложности РЭА, построенной на дискретном принципе, увеличивается число соединений между элементами и связей между ними, а сами связи усложняются. Все это приводит к снижению надежности аппаратуры при ее усложнении.

Единственным путем повышения надежности такой РЭА является путь резервирования. Но этот путь требует заметного увеличения числа элементов и связей между ними, что ухудшает габаритно-весовые характеристики РЭА и снижает ее надежность.

Как уже было выяснено, повышение функциональной сложности РЭА при сохранении ее надежности возможно при построении аппаратуры на интегральных схемах. Однако необходимость увеличения степени интеграции интегральных схем заставляет отказываться от принципа универсализации комплектующих элементов и переходить к принципу специализации элементов.

Теперь комплектующим элементом является интегральная схема. При повышении степени ее интеграции неизбежна и специализация. Если при степени интеграции порядка десяти мы можем в качестве интегральной схемы представить, например, каскадный усилитель или триггер, то при увеличении степени интеграции до нескольких сотен, например, интегральная схема будет представлять собой уже многокаскадный усилитель или пересчетное устройство.

Вынужденная специализация интегральных схем приводит к необходимости увеличения числа их типов, так как каждая такая схема имеет относительно узкую область применения. Только увеличение числа типов таких схем позволит разработчику РЭА успешно проектировать аппаратуру различного назначения Увеличение же числа узко специализированных интегральных схем приводит к снижению количества схем в серии при их производстве, что затрудняет снижение их стоимости.

Однако если РЭА построена на интегральных схемах с высокой степенью интеграции, стоимость которых выше стоимости экви-

---

* Универсальными элементами являются: диод, резистор, конденсатор, катушка индуктивности, транзистор и пр.

валентных им схем на универсальных элементах, то выигрыш в стоимости по сравнению с РЭА на универсальных элементах можно получить на этапе ее эксплуатации. За счет того, что надежность РЭА на интегральных схемах выше, чем на универсальных элементах, стоимость ее эксплуатации будет значительно ниже. Кроме того, существует выигрыш в стоимости производства самой РЭА на интегральных схемах. Этот суммарный выигрыш будет увеличиваться с увеличением сроков эксплуатации. Поэтому данную аппаратуру все же выгодно производить на интегральных схемах, специализированных до определенного предела, после которого эта выгода исчезает. Ясно, что для снижения стоимости РЭА при ее функциональном усложнении необходимо снижать стоимость специализированных интегральных схем при увеличении их степени интеграции. Но при этом необходимость все большей специализации интегральных схем и вызванное этим увеличение числа их типов вступает в противоречие с уменьшением числа их типов и стоимости.

Это противоречие может быть разрешено путем изыскания таких методов переработки информации и преобразования сигналов, которые дают возможность создавать интегральные схемы в виде универсальных сред, позволяющих получать новую более сложную функцию наращиванием количества простых однородных элементов.

Полагают, что к такому решению можно приблизиться посредством широкого внедрения принципа функциональной интеграции (функциональных приборов) в сочетании с такими способами переработки информации и преобразования сигналов, которые наиболее полно сочетались бы с основными свойствами твердого тела.

Но в настоящее время отсутствуют надежные методы создания устройств РЭА в виде функциональных приборов. Продвижение работ в этом направлении возможно в результате фундаментальных исследований в области физики твердого тела, вопросов переработки информации и преобразования сигналов.

В связи с изложенным ясно, что прогресс в радиоэлектронике в настоящее время и ближайшем будущем должен основываться на реализации принципа интегрирования элементов устройств, разрабатываемых на базе классической схемотехники, т. е. на внедрении интегральных схем. Универсализация интегральных схем, позволяющая образовывать в готовой универсальной схеме различные специализированные схемы без существенного снижения их надежности (например, путем воздействия на них коммутирующих сигналов), позволила бы снижать стоимость проектирования и производства специализированных интегральных схем при увеличении степени их интеграции.

Повышение степени интеграции интегральных схем и их усложнение приводит к усложнению и удорожанию технологии ее изготовления. Стоимость интегральной схемы в результате этого поднимается до такого уровня, когда дальнейшее повышение степени интеграции становится невыгодным. Удешевление процесса изготовления интегральных схем возможно путем повышения эффективности технологии.

Эффективность технологии определяется числом технологических операций, их сложностью и стоимостью, числом интегральных схем, производимых за полный технологический цикл, временем технологического цикла и другими факторами. Все эти факторы

являются функцией степени интеграции интегральной схемы и определяют ее окончательную стоимость. Поэтому эффективность технологии можно оценивать в первом приближении достигаемой в данном технологическом процессе степенью интеграции интегральных схем при допустимой наибольшей их стоимости.

Чем проще и дешевле технологические операции, чем меньше время технологического цикла, чем больше получается интегральных схем за один технологический цикл и чем выше достигаемая при этом степень интеграции интегральной схемы при допустимой наибольшей ее стоимости, тем эффективнее технология.

Обычно большая группа однотипных интегральных схем изготавливается на одной базовой пластине, служащей основанием интегральных схем, либо в одной пластине, служащей телом интегральных схем. После завершения технологического цикла изготовления интегральные схемы отделяются друг от друга путем разрезания базовой пластины.

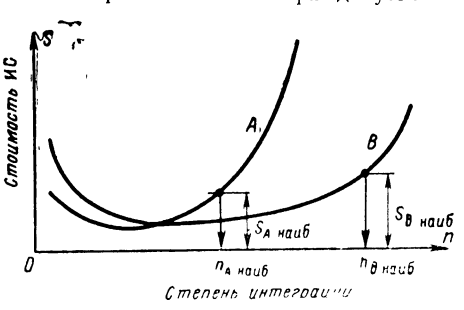


Рис. 3. Зависимость стоимости интегральной схемы от степени ее интеграции (числа компонентов в ней).

На рис. 3 показана типовая зависимость стоимости одной интегральной схемы от степени интеграции ее для двух различных технологий. Эта зависимость характеризуется резким возрастанием стоимости интегральной схемы в области больших степеней интеграции *A* и *B*. Это объясняется уменьшением процента выхода интегральных схем при увеличении степени их интеграции.

Уменьшение вероятности брака в каждой технологической операции требует усложнения, а следовательно, и удорожания технологии и повышения требований к материалам интегральных схем, что опять-таки в конечном счете приведет к повышению стоимости интегральных схем при превышении определенной степени их интеграции.

Из рис. 3 видно, что технология *B* является более эффективной, так как обеспечивает более высокую степень интеграции интегральных схем $n_{B\,\text{наиб}} > n_{A\,\text{наиб}}$. Величина наибольшей допустимой стоимости интегральных схем для технологии *B* может быть допущена большей, чем при технологии *A* ($S_{B\,\text{наиб}} > S_{A\,\text{наиб}}$), так как чем выше степень интеграции интегральной схемы, тем допустимая стоимость может быть сделана выше. Впрочем последнее весьма условно, поскольку наибольшая допустимая степень интеграции интегральных схем должна определяться из суммарного экономического эффекта применения данной интегральной схемы.

Стоимость технологического процесса массового производства интегральных схем в конечном счете будет определяться возможностями внедрения автоматизации в этот процесс. А эти возможности тем выше, чем проще и эффективнее технология.

Увеличение количества производимой РЭА порождает необходимость создания резервов интегральных схем, сохраняемых определенное время. При длительном хранении интегральных схем, так же как и любых других элементов и устройств, надежность их уменьшается вследствие старения материалов, приводящего к изменению параметров схем. Уменьшение надежности интегральных схем в процессе хранения может сделать их со временем непригодными для использования.

Проблема сохранности интегральных схем решается посредством применения материалов, обладающих высокой стабильностью свойств во времени, рациональной организацией технологического процесса, а также выбором оптимального режима их хранения.

Повышение общей надежности интегральной схемы увеличивает и допустимые сроки их хранения. Величина же необходимого резерва интегральных схем прямо пропорциональна количеству применяемой РЭА и ее сложности, определяемой количеством комплектующих интегральных схем, и обратно пропорциональна их надежности.

ФАКТОР ВРЕМЕНИ В РАДИОЭЛЕКТРОНИКЕ

Интенсивное развитие радиоэлектроники приводит к появлению новых направлений и аспектов ее применения. Еще не так давно последним словом в электронике были транзисторные схемы, построенные на дискретном принципе, но не успели они получить массовое распространение, как появились микромодули, а затем и интегральные схемы. Так же и в интегральной микроэлектронике с каждым годом появляются все новые классы схем, обладающие все более улучшенными характеристиками. Хотя для каждого из этих классов схем и существует своя область применения в РЭА, но, безусловно, при проектировании предпочтение будет отдаваться устройствам, имеющим лучшую перспективу повышения надежности, снижения стоимости и повышения уровня микроминиатюризации РЭА.

Поэтому всегда существует определенная вероятность, что проектируемая РЭА морально устареет раньше, чем мы успеем получить эффект от ее массового применения. В связи с этим уменьшение времени материализации в РЭА наиболее эффективных принципов и идей радиоэлектроники должно осуществляться путем уменьшения времени проектирования, производства и массового внедрения. Промедление хотя бы на одном из этих этапов приводит к ощутимым потерям.

Существенного сокращения времени проектирования и производства РЭА можно добиться путем внедрения в радиоэлектронику принципов интеграции и микроминиатюризации. Построение РЭА на интегральных схемах сокращает объем проектировочных работ и время проектирования при наличии необходимой номенклатуры интегральных схем. Развертывание же массового проектирования и производства самих интегральных схем облегчается возможностями внедрения автоматизации. Налаженное производство интегральных схем — это и есть начало их массового производства.

Уменьшения времени массового внедрения РЭА можно добиться прежде всего упрощением ее эксплуатации. Построение аппаратуры на интегральных схемах и применение встроенного в РЭА автоматизированного контроля, повышение в связи с этим

надежности и упрощение эксплуатации облегчает задачу быстрой подготовки кадров для эксплуатации РЭА при массовом применении и, следовательно, сокращает сроки массового внедрения аппаратуры.

Автоматы контроля работы РЭА строятся на цифровой технике, а именно для цифровой техники прогресс в области интегральной микроэлектроники идет наибольшими темпами. Поэтому открывается хорошая перспектива создания автоматизированных систем контроля с надежностью, превышающей надежность контролируемого оборудования.

Следует несколько остановиться также на специфике определения надежности интегральных схем. Использование здесь старых методов весьма затруднительно, поскольку интенсивность отказов интегральных схем составляет $\lambda = 10^{-7} \div 10^{-8}$ 1/*ч*, что значительно меньше, чем у дискретных универсальных элементов.

При такой надежности интегральных схем для получения сколько-нибудь достоверных статистических данных за время, равное нескольким месяцам, например, необходимо поставить на испытание десятки тысяч схем данного типа. Ясно, что этот путь сопряжен с большими техническими и экономическими трудностями, поэтому интерес представляют косвенные методы оценки надежности и ускоренные испытания.

Ускоренные испытания интегральных схем проводятся при форсированных режимах и прежде всего при повышенной температуре, значительно превышающей номинальную. Скорость физических и химических процессов, лежащих в основе ряда механизмов отказов примерно удваивается на каждые 10° С повышения температуры. Это позволяет сократить либо продолжительность испытаний, либо число образцов во столько раз, во сколько ускоряются физические и химические процессы в интегральной схеме.

Однако метод ускорения испытаний можно было бы считать полноценным в том случае, если бы удалось доказать, что с повышением температуры не появляются новые источники отказов интегральных схем. Кроме того, дальнейшее повышение надежности интегральных схем сделает даже ускоренные испытания недостаточно быстрыми. В связи с этим предполагается использовать метод физического анализа надежности, который состоит в изучении причины отказов. На основании такого анализа можно вносить улучшения в производственный цикл.

ОСНОВНЫЕ НАПРАВЛЕНИЯ МИКРОЭЛЕКТРОНИКИ

В настоящее время микроэлектроника представлена двумя основными направлениями — дискретной микроэлектроникой и интегральной микроэлектроникой (рис. 4).

Главной целью дискретной микроэлектроники является микроминиатюризация элементов и создание из этих элементов устройств, обладающих минимальными размерами, весами и потребляющих по возможности минимальную мощность. При этом принимаются все меры в пределах возможности самого принципа построения дискретных устройств для повышения их надежности. Принцип интеграции не применяется. Примером устройств дискретной микроэлектроники являются микромодули.

Главной целью интегральной микроэлектроники является создание микроминиатюрных максимально надежных устройств,

а также разработка методов и путей непрерывного повышения их надежности. Эта задача решается посредством внедрения принципа интеграции в устройства и технологию При этом принимаются все возможные меры для микроминиатюризации таких устройств.

По мере развития этих направлений реализуются следующие резервы микроминиатюризации:

выбор оптимальной геометрии элемента и упорядоченное расположение элементов в устройстве;

уменьшение объема пассивной части элементов и устройства;

уменьшение объема активной части элементов;

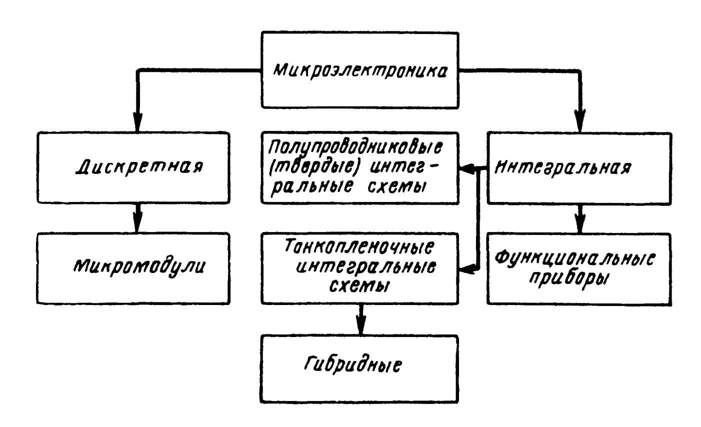


Рис. 4. Основные направления микроэлектроники.

элементная и функциональная интеграция.

Выбор оптимальной формы элементов для наивыгоднейшего расположения их в заданном объеме позволяет значительно уменьшить объем устройства.

Для существующих дискретных универсальных элементов коэффициент использования объема, равный отношению объема элемента к объему его активной части, лежит в пределах 200—1 000. Так, например, транзистор имеет объем около 1 *см*^{3}, а активная часть его (полупроводниковый кристалл) — объем менее 1 *мм*^{3}, поэтому уменьшение объема защитной конструктивной части элемента представляет собой существенный резерв микроминиатюризации. Кроме того, в принципе возможно уменьшить и активную часть элемента до теоретического предела, определяемого допустимым уровнем флуктуаций, допустимыми мощностями рассеивания и т. д.

Элементная интеграция позволяет в максимальной степени реализовать первые три резерва, а кроме того, получить дополнительный выигрыш за счет отсутствия в интегральной схеме механически разделяемых элементов и уменьшения объема внутрисхемных соединений. Функциональная интеграция представляет собой резерв микроминиатюризации, который может быть оценен по мере создания методов проектирования функциональных приборов.

Прежде чем приступить к изложению вопросов создания интегральных схем, кратко рассмотрим возможности дискретной микроэлектроники (микромодульных устройств).

ДИСКРЕТНАЯ МИКРОЭЛЕКТРОНИКА (МИКРОМОДУЛИ)

Условно можно считать, что транзисторные схемы с уплотненным монтажом и применением малогабаритных элементов, выполняемые в виде отдельных конструктивных единиц — модулей, представляют последний этап миниатюризации слаботочных радиоэлектронных устройств, а появление трехмерных (этажерочных) микромодулей является началом микроминиатюризации.

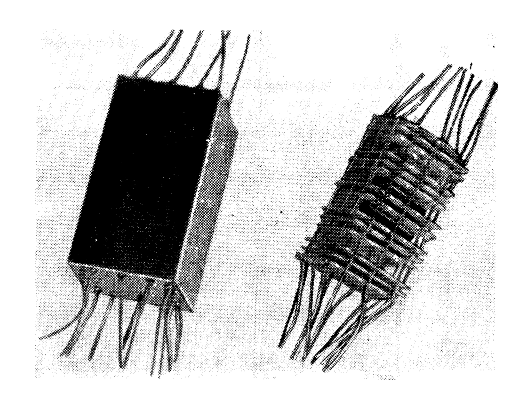


Рис 5. Конструкция трехмерного (этажерочного) микромодуля.

Трехмерный микромодуль имеет этажерочную конструкцию (рис. 5). Каждую деталь схемы, реализуемой в виде микромодуля, размещают на стандартной диэлектрической микроплате (рис. 6). На каждой стороне микроплаты имеется три металлизированных паза, в которые при сборке микромодуля впаиваются соединительные проводники.

Для трехмерных микромодулей применяются специально разработанные микроэлементы плоской конструкции. Микроэлементы рассчитаны на работу в составе герметизированного микромодуля.

Микроэлементы соединяются в микромодуль двенадцатью соединительными проводами, размещенными в пазах микроплаты (рис. 5). Каждую контактную точку микроплаты припаивают к соединительному проводнику. Таким способом достигается наибольшая жесткость микромодуля и лучший теплоотвод, поскольку основное тепло отводится через соединительные проводники. Собранный микромодуль заливают компаундом для защиты микроэлементов от внешних воздействий и обеспечения жесткости конструкции.

Стандартные размеры микромодуля и микроплаты установлены на основе изучения методов и возможностей производства микроэлементов. Обычные размеры микромодуля 10, 6×10, 6×25 *мм*.

Паразитные емкости между выводами микромодуля не превышают нескольких пикофарад, а индуктивности выводов и соединений — сотых долей микрогенри. Такие значения паразитных реактивностей позволяют использовать микромодули на частотах до 100 *Мгц*.

В настоящее время промышленность выпускает микромодульные элементы необходимых номиналов. Надежность их выше надежности обычных элементов. Промышленность выпускает также большое количество стандартизованных микромодулей [основные линейные,

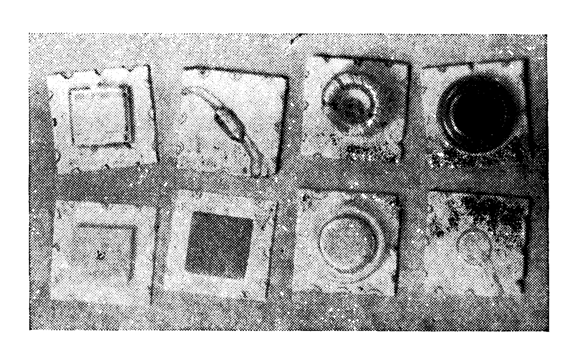


Рис. 6. Микроплаты с установленными на них элементами. Размеры микроплаты 9,6×9,6 *мм*.

импульсные и дискретные (логические) схемы массового применения]. Это позволяет проектировать полностью микромодульную аппаратуру различного назначения. При необходимости существует возможность быстрого налаживания производства микромодулей нестандартных, реализующих специальные схемы.

В последнее время начинают получать распространение двухмерные (плоские) микромодули (рис. 7), представляющие диэлектрическую плату с отверстиями, в которых закреплены элементы таблеточной конструкции. Элементы соединены между собой по поверхности платы. Все детали плоского микромодуля защищены металлической капсулой.

Плотность упаковки трехмерного микромодуля может достигать десятка элементов, а плоского микромодуля — десятков элементов в 1 *см*^{3}.

Производство микромодулей базируется на хорошо отлаженной промышленности радиоэлектронных элементов. Наличие разнообразных надежных элементов является существенным фактором. Производство микромодульных элементов может быть автоматизировано, что позволяет осуществить массовый выпуск однородных недорогих высококачественных элементов. Возможна также и автоматизация сборки микромодулей. Конкуренция, порождаемая развитием интегральной микроэлектроники, заставляет разработчиков микромодулей изыскивать новые пути их совершенствования.

Возможность макетирования, существующая при микромодульном проектировании РЭА, позволяет разработчику испытывать и изменять схему, используя при этом элементы и микромодули, которые будут применены в серийной аппаратуре.

При микромодульном проектировании РЭА существует возможность относительно легкого внесения изменений в производимую аппаратуру. Для этого требуется замена одного микромодуля другим, обладающим другими характеристиками, или замена целой конструкции упаковки на новую. При этом остальная часть устройства практически не изменяется. Такая возможность оперативного внесения изменений является важным экономическим фактором при производстве микромодульной РЭА.

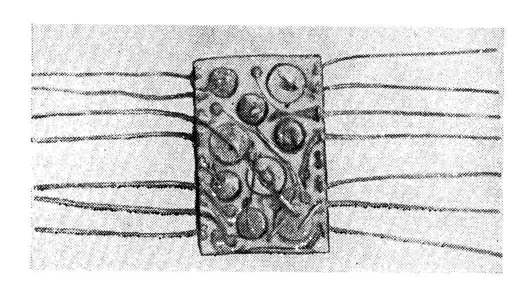


Рис. 7. Конструкция двухмерного (плоского) микромодуля. Размеры микромодуля 9×14 *мм*.

Надежность микромодулей на порядок превышает надежность транзисторных и на два порядка — надежность ламповых схем. Надежность микромодуля можно повысить увеличением надежности элементов и соединений, применением прогрессивной технологии и высококачественных материалов.

Надо иметь в виду, что микромодулям присущи и принципиальные недостатки, сужающие перспективу их применения в сложной аппаратуре.

В микромодулях отсутствует интеграция элементов. Введение деталей в конструкцию микромодуля посредством сварного или паяного соединения затрудняет организацию эффективного технологического процесса с ростом плотности упаковки. Увеличение плотности упаковки и числа деталей в одном микромодуле ведет к увеличению числа соединений в единице объема, что и определяет физический предел уменьшения объема и повышения надежности всего микромодуля. Степень интеграции микромодуля равна нулю, а повышение плотности упаковки вступает в противоречие с возможностями снижения стоимости и повышения надежности микромодуля. Сам принцип образования микромодуля не позволяет решить проблему возрастающих количеств.

В силу изложенного микромодули имеют ограниченную перспективу применения и развития, как и все устройства, построенные на дискретных элементах. Область применения микромодулей в связи с развитием интегральных схем будет сужаться, но возможность и целесообразность их применения в РЭА ограниченной сложности

определенного типа будет существовать, по-видимому, еще некоторое время как в силу наличия областей применения РЭА средней сложности и ограниченного уровня микроминиатюризации, так и из-за существования мощной промышленности дискретных элементов.

Глава вторая

МЕТОДЫ ИЗГОТОВЛЕНИЯ ИНТЕГРАЛЬНЫХ СХЕМ

ПЛАНАРНАЯ И ТОНКОПЛЕНОЧНАЯ ТЕХНОЛОГИИ

Из нескольких разновидностей технологических направлений, позволяющих формировать интегральные схемы, здесь рассматриваются только две технологии, которые к настоящему времени уже нашли практическое применение и служат базой для создания ряда интегральных схем, содержащих как активные, так и пассивные компоненты.

Планарная и тонкопленочная технологии имеют существенные различия как в методах образования интегральных схем, так и в возможностях формирования в них нужных компонентов.

Познакомимся с основными особенностями этих двух технологий.

Планарная технология представляет собой совокупность технологических операций для создания планарных структур в полупроводниковой подложке. В качестве подложки (основы, в которой формируется интегральная схема) планарная технология использует пластинку монокристаллического кремния. Рассматриваемые ниже процессы локальной диффузии и эпитаксиального выращивания, являющиеся основными процессами этой технологии, позволяют сформировать в кристалле *p-n* переходы и образовать схему, включающую как активные, так и пассивные компоненты. Следует подчеркнуть, что готовая схема, изготовленная по этой методике, имеет в целом монокристаллическую структуру. Параметры активных компонентов такой схемы — транзисторов, полупроводниковых диодов — обычно удовлетворяют поставленным требованиям. Пассивные компоненты — резисторы, конденсаторы, — изготовленные по этой технологии одновременно с активными, имеют ряд существенных ограничений как по номиналам, так и по эксплуатационным характеристикам.

Тонкопленочная технология использует в качестве подложки пластину диэлектрика (стекла, керамики). На эту пластину напыляют тонкие пленки нужных материалов. Эта методика оказалась очень удобной для формирования резисторов и конденсаторов с требуемыми параметрами, а также для напыления металлических пленок, которые используются как перемычки между компонентами, образующими схему, и как контактные площадки. К последним путем сварки или пайки подсоединяют проволочные выводы интегральной схемы. В гибридных схемах такие контактные площадки дополнительно напыляют для подсоединения «навесных» элементов. Отметим сразу же, что в отличие от полупроводниковых интегральных схем тонкопленочные интегральные схемы имеют поликристаллическую структуру. Это обстоятельство практически исключает возможность формирования качественных *p-n* переходов, а следовательно, и активных компонентов, основанных на использовании их

свойств. Правда, если вспомнить о существовании некоторых разновидностей униполярных (полевых) транзисторов, обходящихся без *p-n* переходов, то просматривается возможность создания тонкопленочных транзисторов. По этому пути идут разработчики тонкопленочных интегральных схем, стремящиеся доказать, что не только пассивные, но и активные компоненты можно изготавливать методами тонкопленочной технологии.

В свою очередь совершенствуется планарная технология, методы которой уже сейчас позволяют формировать как активные, так и пассивные компоненты в некотором диапазоне номиналов. Планарная технология позволяет создавать различные типы логических схем, но ее возможности ограничены при создании линейных схем, где нужны большие номиналы пассивных компонентов и существуют повышенные требования к стабильности их работы.

Можно поставить вопрос и так: нужно ли стремиться к созданию интегральных схем либо полностью полупроводниковых, либо полностью тонкопленочных? Постановка этого вопроса привела к идее так называемой совмещенной технологии, представляющей собой синтез преимуществ двух рассмотренных технологий.

Совмещенная технология позволяет создавать полностью интегральные схемы в монолитном исполнении. Этому в существенной мере способствует то, что полупроводниковая интегральная схема с целью защиты от внешних воздействий, а также с другими целями, рассмотренными ниже, покрывается снаружи слоем двуокиси кремния SiO_2, являющейся хорошим диэлектриком. Таким образом, готовая интегральная схема, выполненная методами планарной технологии, может служить диэлектрической подложкой для тонкопленочных пассивных компонентов и контактных металлических пленок. Отдельные пассивные компоненты такой схемы могут формироваться методами планарной технологии внутри кремниевой пластины.

Поэтому при дальнейшем изложении мы не будем противопоставлять друг другу планарное и тонкопленочное технологические направления, а напротив, используя достоинства той и другой технологии, рассмотрим современные приемы формирования компонентов интегральных схем.

К тому же надо отметить, что ряд подготовительных операций, используемых при производстве как полупроводниковых, так и тонкопленочных схем, практически совпадает. К числу таких операций относятся маскирование, использование фоторезиста, травление и т. д.

Планарная технология применяет метод контролируемой диффузии примесей в полупроводник из газовой фазы. Диффузия каждый раз должна осуществляться локально, в заданные участки полупроводника через специальные маски. Последние предназначаются обычно для одновременного формирования множества идентичных схем. На поверхности кремниевой пластины, например, диаметром около 25 *мм* формируется в едином технологическом цикле несколько десятков или сотен интегральных схем (рис. 8). Общее количество технологических операций при этом обычно не превышает числа операций, требуемых для изготовления одного транзистора такой схемы.

Отличительной чертой планарных структур интегральных схем является образование всех компонентов и выводов от них с одной стороны полупроводниковой пластины. В этом смысле тонкопленочная технология также дает планарные структуры (компоненты и

выводы напыляются через маски с одной стороны диэлектрической подложки). Из рассмотренного следует, что необходимость в плоских подложках и в плоских масках для массового изготовления

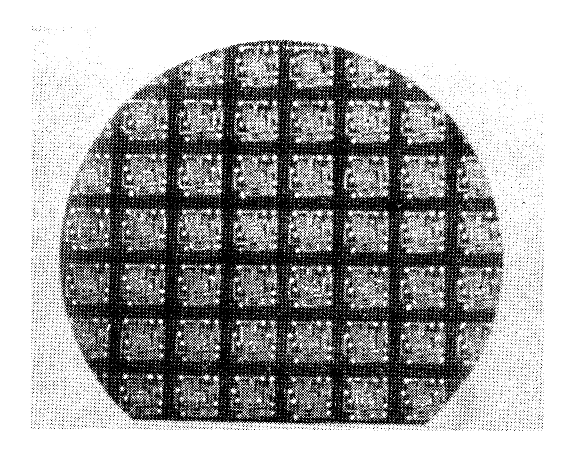


Рис. 8. Фотография участка пластины кремния с законченными интегральными схемами.

интегральных схем характерна как для планарной, так и для тонкопленочной технологии.

Рассмотрим важнейшие технологические приемы создания интегральных схем, не вдаваясь в детали и технологические тонкости.

ПРИГОТОВЛЕНИЕ ПОДЛОЖЕК

К подложкам из любого материала предъявляются очень высокие требования в отношении их чистоты и точности обработки поверхности. Плоская поверхность подложки должна быть совершенно гладкой (вплоть до атомных масштабов).

Ранее отмечалось, что для полупроводниковых интегральных схем используют кремниевые подложки монокристаллической структуры. Выбор кремния обусловлен несколькими важными его преимуществами по сравнению, например, с широко применяемым в производстве полупроводниковых приборов германием. Кремний обладает более широкой запрещенной зоной (1,12 *эв* вместо 0,72 *эв* у германия), вследствие чего предельная рабочая температура отодвигается до 150° С (вместо 70° С); обратный ток *p-n* перехода в кремниевом кристалле в тысячи раз меньше, чем в германиевом. На кремнии путем окисления его поверхности можно получать стойкую пленку двуокиси кремния (SiO_2), обладающую хорошими защитными свойствами.

Монокристаллы кремния для интегральных схем получают обычно из расплава, содержащего, кроме кремния, небольшое количество легирующей примеси. В качестве затравки используют весьма совершенный и точно ориентированный кристаллик кремния. Выращенный

(«вытянутый») монокристалл имеет диаметр более 25 *мм* и длину более 20 *см*.

Монокристалл ориентируют по кристаллографическим плоскостям (рентгенографическими методами) и затем распиливают на тонкие пластины (параллельно одной из плоскостей) с помощью алмазной пилы.

Полученные пластины подвергают механическому шлифованию на специальных станках до требуемой толщины (часто до 0,2 *мм*). Затем пластины тщательно полируют; на последней операции используется алмазная паста с размером зерен не более четверти микрона.

Чистота отполированной подложки оказывается все же недостаточной для того, чтобы обеспечить надежное формирование множества интегральных схем. Отдельные микроцарапины, образованные в процессе полировки, и другие мелкие дефекты могут привести к повышению числа бракованных интегральных схем, сформированных на такой подложке. Поэтому перед выполнением следующих операций подложку подвергают травлению сильным реактивом, например, парами соляной кислоты (в газообразном состоянии HCl имеет самую высокую чистоту).

Такую же тщательную обработку проходят пластины из диэлектрика, применяемые для нанесения на них тонких пленок.

Подложки для тонкопленочных схем делают из стекла или керамики, так как они обладают малой удельной электропроводностью, химической инертностью и высокой диэлектрической прочностью, они хорошо обрабатываются в вакууме.

После шлифовки и полировки диэлектрические подложки дополнительно очищают (иногда с помощью ультразвука в абразивной среде), промывают, подвергают травлению кислотами и тщательно просушивают Непосредственно перед нанесением пленок подложку очищают путем ионной бомбардировки в тлеющем разряде.

Чистота подложки обеспечивает хорошую адгезию (сцепление, прилипание) пленок к подложке Малейшие дефекты ведут к значительным изменениям свойств тонкопленочных компонентов и понижают процент выхода годных интегральных схем.

К диэлектрическим слоям двуокиси кремния на полупроводниковых интегральных схемах предъявляются те же жесткие требования в отношении чистоты их поверхности, однако эта задача решается другими технологическими приемами в общем цикле изготовления схемы по совмещенной технологии

ЭПИТАКСИАЛЬНЫЙ ПРОЦЕСС

Некоторые типы современных интегральных схем, изготовленных по планарной технологии, имеют так называемый **эпитаксиальный** слой (слово «эпитаксиальный» образовано из двух греческих слов, означающих «над» и «располагать»), который покрывает кремниевую подложку. Речь идет о «надстройке» монокристалла кремния по всей поверхности подложки дополнительным монокристаллическим слоем на толщину около 25 *мкм*, при этом кристаллическая решетка эпитаксиальной пленки продолжает кристаллическую решетку подложки. Эпитаксиальный слой позволяет улучшить некоторые характеристики компонентов интегральных схем.

Эпитаксиальная пленка выращивается при высоких температурах (около 1 200° С) на совершенно чистой кремниевой подложке путем осаждения атомов кремния из газовой фазы. Атомы свободного кремния и легирующих примесей, попадая на монокристаллическую подложку, перемещаются по поверхности до тех пор, пока не займут правильное положение в кристаллической решетке; отдельные узлы решетки в эпитаксиальной пленке оказываются занятыми атомами примеси.

Эпитаксиальный слой в интегральных схемах может иметь противоположный тип проводимости относительно подложки. Это способствует созданию изоляции между отдельными компонентами в полупроводниковой схеме. При наличии подложки *p*-типа для эпитаксиального слоя в качестве донорной примеси используют фосфор,

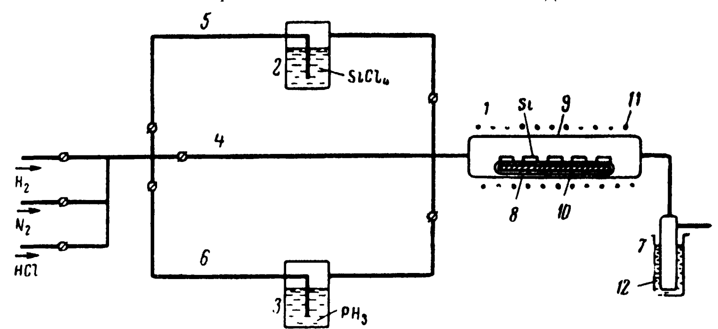


Рис. 9. Схема установки для выращивания эпитаксиальной пленки хлоридным способом.

Эпитаксиальный процесс поддается четкому управлению и контролю. Он позволяет выращивать пленки, отличающиеся высоким совершенством кристаллической структуры, и контролировать с высокой степенью точности толщину пленки и ее удельное сопротивление. Типичной для интегральных схем является эпитаксиальная пленка с проводимостью *n*-типа толщиной 25 *мкм* и с удельным сопротивлением около 0,5 *ом · см* (сопротивление подложки *p*-типа составляет обычно 10 *ом · см*).

Известны хлоридный и иодидный способы выращивания эпитаксиальных пленок. В настоящее время широкое применение имеет х л о р и д н ы й способ. В основе этого способа, приводящего к осаждению атомов кремния на подложку, лежит реакция восстановления тетрахлорида кремния водородом:

$$SiCl_4 + 2H_2 \overset{1200°C}{\rightleftarrows} Si + 4HCl.$$

Для введения в растущую эпитаксиальную пленку атомов фосфора подвергают реакции разложения фосфорный водород (фосфид). Схема установки для выращивания эпитаксиальной пленки хлоридным способом показана на рис 9.

В реакторную камеру *1*, которая представляет собой кварцевую цилиндрическую трубку *9*, окруженную катушкой индукцион-

ного нагрева *11*, помещают лодочку с расположенными на ней кремниевыми подложками (обычно более десяти); лодочка представляет собой графитовый стержень прямоугольного сечения *10* в кварцевой оболочке *8*. Испарители *2* и *3*, содержащие тетрахлорид кремния и фосфид, вначале охлаждают (помещают в сосуды с жидким азотом) с целью снижения давления паров.

Перед началом процесса выращивания пленки реакторная камера и вся система продуваются азотом для очистки объема от воздуха. Затем к камере по каналу *4* пропускают водород и включают индукционный нагрев камеры. После установления температуры подложки 1 200±2° С в камеру вместе с водородом впускают около 1% паров HCl. В течение шестиминутной реакции подложка стравливается на глубину 3 *мкм*, при этом царапины, пылинки и другие загрязнения почти полностью исчезают.

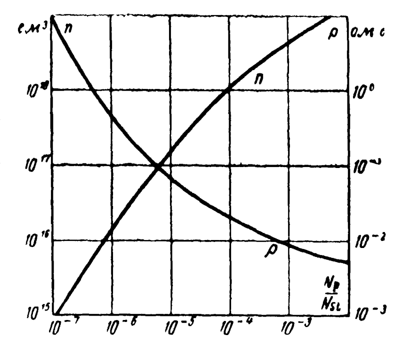


Рис. 10. Зависимость концентрации атомов фосфора в эпитаксиальной пленке *n* и удельного сопротивления пленки ρ от состава газовой фазы.

Процесс выращивания эпитаксиальной пленки начинается с момента пропускания водорода дополнительно по каналам *5* и *6*; водород захватывает пары подогретых к этому времени $SiCl_4$ и PH_3 и переносит их в реакторную камеру. В составе газа, входящего в камеру, содержится 0,125% паров $SiCl_4$ и около 0,0001% PH_3. На рис. 10 приведены зависимости концентрации атомов фосфора в эпитаксиальной пленке и удельного сопротивления пленки от состава газовой фазы при использовании фосфина в качестве источника примеси.

Состав газа регулируют изменениями температуры испарителей и скорости прохождения водорода по каналам *4—6*; во всех каналах установлены приборы, контролирующие расход газа, и вакуумные краны, позволяющие его регулировать

В течение 50 *мин* выращивается эпитаксиальная пленка толщиной 25 *мкм* с допуском ±5% (с той же точностью обеспечивается удельное сопротивление).

По окончании процесса выращивания пленок по каналу *4* пропускается чистый водород, который вытесняет отработанную газовую смесь и охлаждает подложки. На выходе системы ставится ловушка *7* с жидким азотом *12* для вымораживания вредных продуктов реакции.

Строго говоря, эпитаксиальный процесс не всегда является очередным процессом, следующим за приготовлением подложки. При описании структуры планарного *n-p-n* транзистора далее будет показано, что еще до выращивания эпитаксиального слоя полезно провести локальную диффузию примесей в отдельные участки подложки. Однако здесь по некоторым соображениям эпитаксиальный процесс, этот важный процесс планарной технологии, рас-

смотрен значительно раньше другого важного процесса — диффузии.

Эти оба процесса позволяют образовывать в монокристалле *p-n* переходы, однако качество *p-n* переходов оказывается различным.

ОКИСЛЕНИЕ КРЕМНИЯ

В процессе изготовления полупроводниковой интегральной схемы процесс окисления кремниевой пластины используется многократно. Это делается с целью использования свойств двуокиси кремния (SiO_2), так как она обладает хорошими защитными свойствами Пленка SiO_2, покрывающая схему снаружи, хорошо изолирует ее от внешних воздействий. При этом достигается и стабилизация состояния поверхности полупроводника, времени жизни носителей зарядов и, следовательно, характеристик компонентов.

Кроме того, пленка SiO_2 обладает важным свойством препятствовать прохождению через нее атомов ряда элементов, в том числе фосфора и бора, используемых для легирования кристаллов кремния. Это свойство пленки используется в процессе многократного маскирования при изготовлении интегральной схемы.

Для окисления кремниевых пластин, т. е. для получения на них слоя SiO_2 пластины помещают в печь, где при температуре от 900 до 1 200° С над ними пропускается окислитель, например кислород или водяной пар.

Особенностью процесса окисления является его большая продолжительность. Для образования пленки толщиной около 1 *мкм* требуется несколько часов. Объясняется это тем, что быстро образовавшийся начальный слой окисла препятствует дальнейшему окислению. Требуется заметное время, чтобы атомы кремния или кислорода продиффундировали через образовавшийся слой для продолжения реакции окисления.

Первое окисление кремниевой пластины проводят после образования эпитаксиального слоя Впоследствии материал этого слоя окисла используется при образовании первой маски.

ПОДГОТОВКА СХЕМЫ И ИЗГОТОВЛЕНИЕ ФОТОШАБЛОНОВ

На подготовленных подложках — диэлектрических или оксидированных полупроводниковых — впоследствии должны быть сформированы компоненты, образующие в целом заданную интегральную схему.

Для размещения на подложке компонентов и соответствующих перемычек инженер-разработчик составляет приближенный компоновочный эскиз, по которому специалист-чертежник готовит точный увеличенный чертеж устройства интегральной схемы.

Зачем и во сколько раз приходится увеличивать этот чертеж по сравнению с будущими фактическими размерами интегральной схемы?

Прежде чем ответить на этот вопрос, познакомимся с размерами готовых интегральных схем. Конечные размеры тонкопленочных схем, выполненных на стекле или керамике, составляют в среднем от 20×20 до 50×50 *мм*. На этой площади размещаются все компоненты данной схемы, все перемычки, а также контактные площадки для подпайки выводов (в том числе выводов «навесных» транзисторов, если схема гибридная). Для примера на рис. 11 показан типичный чертеж тонкопленочной гибридной интегральной схемы. Кру-

ги на чертеже указывают места, отведенные для размещения навесных элементов.

Чем крупнее исходный чертеж, выполненный чертежником с высокой точностью, тем точнее будет уменьшенный фотошаблон и соответствующая маска для выполнения компонентов. Увеличивая размеры чертежа, считаются обычно с возможностями не только чертежных бюро, но и фотолабораторий, где по чертежу впоследствии делаются миниатюрные фотошаблоны — стеклянные пластины с изображением конфигурации, определяющей размеры и узор будущей маски. Нецелесообразно размер чертежа делать более чем 1,5×

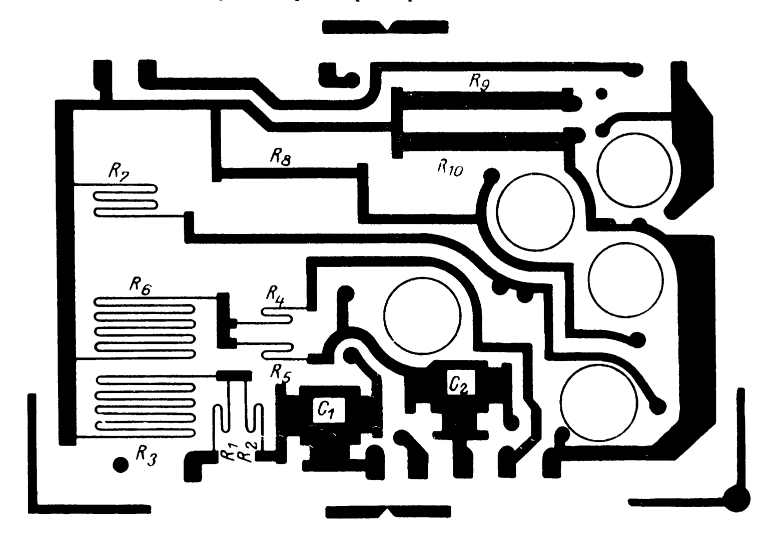


Рис 11. Типичный чертеж тонкопленочной схемы.

×1,5 *м*. Поэтому в настоящее время при изготовлении тонкопленочных интегральных схем обычно пользуются масштабами от 30 : 1 до 50 : 1.

Размеры готовых полупроводниковых интегральных схем, выполненных методом локальной диффузии, значительно меньше. Если указать размеры 2×2 *мм*, то это будет соответствовать достаточно сложной схеме с большим числом компонентов.

Из рассмотренного следует, что если исходный чертеж будет увеличен даже в 200—500 раз по сравнению с готовой полупроводниковой схемой, то его общая площадь все же не превысит одного квадратного метра Однако возникают трудности, связанные с фотоуменьшением схемы в заданное число раз при создании фотошаблона, содержащего много десятков и даже сотен одинаковых изображений схемы (см. рис. 8).

При первом фотографировании чертежа делают уменьшение в несколько раз (от 2 до 40). Затем методом контактной печати на специальной шагово-множительной установке образуют матрицу, выдерживая точные размеры между центрами идентичных схем. Дальнейшее уменьшение полученной матрицы приводит к получе-

нию ее микрофотографии, используемой в качестве фотошаблона при образовании маски. Рабочее поле фотошаблона имеет размеры около 25×25 *мм.*

Уместно поставить вопрос: нужны ли такие малые размеры отдельных полупроводниковых интегральных схем? Здесь нужно учитывать главным образом два обстоятельства: 1) чем меньше размеры отдельной схемы, тем больше выпуск продукции, так как на одной полупроводниковой пластине разместится больше схем; 2) опыт показал, что вероятность отбраковки отдельных схем — из общего числа схем на пластине — уменьшается с уменьшением площади отдельной схемы (дефекты самой пластины попадают на меньшее число схем).

Сложный процесс изготовления фотошаблонов рассмотрен здесь упрощенно. Однако есть вопросы, которые даже при кратком изложении опустить нельзя.

Дело в том, что для изготовления интегральной схемы (полупроводниковой или тонкопленочной) недостаточно иметь один фотошаблон. Их нужно несколько (обычно от 5 до 20), причем разных, так как процессы напыления пленок по тонкопленочной технологии или процессы локальной диффузии в полупроводниковой технологии проводятся поэтапно, многократно. Фотошаблон для каждого этапа имеет свой специфический узор. Для изготовления каждого фотошаблона нужен отдельный увеличенный чертеж.

При создании фотошаблонов и масок учитывается, что последовательное использование нескольких фотошаблонов (и масок) требует высокой точности совмещения следующих рисунков с предыдущими. Напомним, что размеры в этих рисунках часто составляют всего 25 *мкм*, а отдельные даже 10—13 *мкм;* поэтому неточность совмещения в 1—3 *мкм* может привести к заметным изменениям параметров схемы.

При изготовлении фотошаблонов для полупроводниковых интегральных схем используют фотопластинки с разрешающей способностью, достигающей 400 *линий/мм,* это обеспечивает разрешение двух линий, находящихся на расстоянии около 5 *мкм.*

Изготовление прецизионных фотошаблонов — очень трудоемкий и дорогостоящий процесс. Выход готовой продукции не достигает 100% даже при контактной перепечатке с уже имеющегося фотошаблона, так как этому могут препятствовать, в частности, малейшие дефекты эмульсионного слоя.

МЕТОДЫ МАСКИРОВАНИЯ. ФОТОЛИТОГРАФИЧЕСКИЙ ПРОЦЕСС

Маски в процессе формирования схемы на диэлектрической или полупроводниковой пластине играют роль фигурных экранов. К маскам предъявляются требования очень высокой (микронной) точности.

Применяемые маски по способам изготовления можно разделить на два типа: многократного использования (металлические трафареты) и однократного использования; последние могут быть либо фоторезистивными, либо в виде тонкой металлической или диэлектрической (SiO_2) пленки.

Металлические трафареты. Комплекты этих масок применяются при изготовлении тонкопленочных схем методом вакуумного испарения.

Каждый трафарет представляет собой металлическую пластинку толщиной не менее 0,1 *мм* (для достаточной жесткости), в которой путем химического травления получен требуемый узор.

В процессе напыления пленки соответствующая маска плотно прижимается к подложке. Внутри вакуумной камеры, где производится процесс напыления, смонтировано устройство, автоматически заменяющее трафареты.

Благодаря многократному использованию металлических трафаретов их эффективность весьма высока, что оправдывает их высокую стоимость.

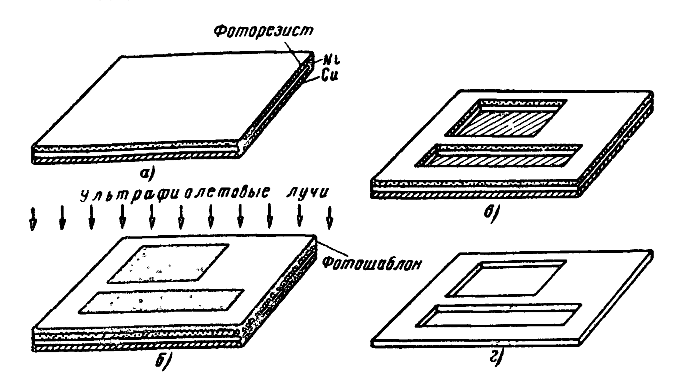


Рис. 12. **Фотолитографический метод изготовления металлических трафаретов.**

Для изготовления металлических трафаретов используется фольга из нержавеющей стали, молибдена, никеля, сплавов меди.

Рисунки на фольге создаются фотолитографическим методом. Познакомимся с этим методом на примере изготовления металлического трафарета из никеля. В этом случае на никелевую фольгу, полученную в процессе электролиза никеля на медную подложку, наносится слой ф о т о р е з и с т а (рис. 12,*а*), представляющего собой специальную фоточувствительную эмульсию, в состав которой входят светочувствительные органические соединения.

Используются разные способы нанесения фоторезиста: пульверизация, нанесение кисточкой, окунание в ванну; наиболее равномерное покрытие, а следовательно, и высокую резкость изображения дает способ центрифугирования. Поскольку фоторезист очень чувствителен к ультрафиолетовым лучам, его нельзя наносить при дневном свете, но можно пользоваться при нанесении обычной лампой накаливания с вольфрамовой нитью.

После просушки фоторезиста на этот слой накладывается эмульсионной стороной фотошаблон; эмульсионные слои приводятся в плотное соприкосновение подобно тому, как это выполняется при обычной контактной фотопечати. Освещение ультрафиолетовым светом в течение нескольких минут (рис. 12,*б*) вызывает полимеризацию («задубливание») фоторезиста на открытых участках. Важным свойством полимеризованных участков фоторезиста является их высокая сопротивляемость воздействию ряда агрессивных травителей.

В результате химического травления удаляется слой никеля

через окна, полученные при смывании неполимеризованного резиста в процессе проявления (рис. 12,*в*).

Проводимые далее химические процессы, использующие соответственные травители, позволяют удалить участки полимеризованного резиста и растворить медную подложку. Готовый металлический трафарет из никеля изображен на рис. 12,*г*.

Рисунок, напыленный на подложку через этот трафарет (негатив), будет соответствовать рисунку фотошаблона (позитива)

Фоторезистивные маски. В отличие от металлических трафаретов фоторезистивные маски используются однократно, однако они дают возможность получить значительно более высокую точность нанесения компонентов, достигающую 1 *мкм* при минимальном окне в маске около 5 *мкм* и радиусах закругления окна 2—3 *мкм*

Маска представляет собой слой фоторезиста, нанесенный непосредственно на подложку или на пленку материала, предварительно осажденную на подложку и подлежащую обработке.

Металлические маски однократного применения. С этими масками познакомимся на примере нанесения нихромовых резисторов с очень четким контуром на стеклянную подложку. Метод основан на однократном использовании медной маски толщиной около 0,1 *мкм*. При этом осуществляется следующая последовательность операций. На стеклянную подложку вакуумным испарением наносится пленка меди, которая сверху покрывается фоторезистом. Последующая фотолитографическая обработка и травление приводят к получению отверстий в медной пленке, соответствующих рисунку будущего нихромового резистора. Затем вакуумным испарением наносится сплошная тонкая пленка нихрома. Стравление меди, которая прежде была под полимеризованным фоторезистом, позволяет удалить ненужную часть пленки нихрома, покрывающую медь.

Диэлектрические маски. О методе образования и использования масок из двуокиси кремния будет рассказано далее на примере изготовления изолирующих областей.

В заключение следует отметить, что применение каждой очередной маски однократного использования сопровождается повторением всего процесса фотолитографической обработки. При каждом очередном травлении используют вещества, которые не повреждают ранее нанесенных пленок.

Образование тонких пленок в интегральных схемах

Тонкие пленки используются во всех видах интегральных схем в тонкопленочных, в полупроводниковых, а также в схемах, изготовленных по совмещенной технологии.

К «тонким» пленкам относят пленки, имеющие толщину до 1 *мкм* (10 000 Å). Иногда к ним относят и более толстые пленки (до 25 *мкм*), хотя в ряде случаев их называют «толстыми».

Пользуясь соответствующими масками, на подложку наносят пленочные резисторы, обкладки конденсаторов, пленки диэлектрика, металлические токоведущие перемычки и контактные площадки. Тонкопленочная технология позволяет также формировать пленочные магнитные элементы и пленочные элементы криогенных схем. К тонким пленкам в интегральных схемах предъявляют такие общие требования, как надежное сцепление (адгезия) пленки с подложкой и другими пленками, с которыми она контактирует, а также равномерность толщины пленки и однородность ее структуры.

Разработано много методов осаждения тонких пленок. К ним относятся вакуумное испарение, катодное распыление, осаждение

из газовой фазы, электролитическое осаждение, химические и другие методы.

Вакуумное испарение. Процесс нанесения пленки этим методом протекает в вакуумной камере под стеклянным или металлическим колпаком. В камере помещается арматура с комплектом масок и механизмом их смены. В упрощенном виде вакуумная камера показана на рис. 13. Испаряемые материалы вводят в камеру в маленьких лодочках из тугоплавкого материала (W, Ta, Mo) или испарителях другого вида (на вольфрамовых спиралях, в графитовых тиг-

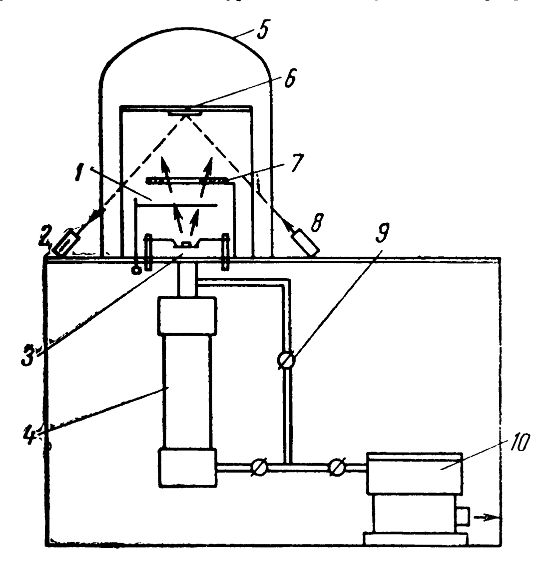


Рис. 13. Установка для нанесения тонких пленок методом вакуумного испарения.

1 — экран (затвор); *2* — фотоэлемент; *3* — распыляемое вещество с нагревателем; *4* — диффузионный насос; *5* — колпак; *6* — пленка на подложке; *7* — электроды для тлеющего разряда; *8* — источник света; *9* — вакуумный кран; *10* — форвакуумный механический насос

лях и др.). Испарители снабжают электрическими нагревателями или используют для нагрева методы электронной бомбардировки, включая также электроннолучевой метод локального нагрева. На рис. 13 показан только один испаритель и одна подложка. В большинстве установок имеется несколько испарителей (по числу распыляемых материалов в течение технологического цикла); число подаваемых в камеру подложек обычно составляет 6—10 и более. (Маски на рис. 13 не показаны.)

Вакуумная камера соединена с системой насосов, позволяющих создавать в системе высокий вакуум. Система насосов обычно состоит из последовательно включенных паромасляного диффузионного насоса, создающего в камере вакуум 10^{-5}—10^{-7} *мм рт. ст.*, и механического насоса ротационного типа, который создает предва-

рительный вакуум в системе (доли 1 *мм рт. ст.*) и выбрасывает откачанные газы в атмосферу.

Насосы включают после монтажа всех деталей в вакуумной камере, причем первым работает насос предварительного вакуума.

При снижении давления в системе до нескольких миллиметров ртутного столба в камере может быть зажжен тлеющий разряд (для этого камера снабжается отдельными электродами); при этом поверхности подложек дополнительно очищаются путем ионной бомбардировки. Применяют и другие способы дополнительной очистки подложек, например нагреванием, бомбардировкой электронами.

Испаряемый материал начинают нагревать, когда давление в камере снижается до 10^{-5}—10^{-7} *мм рт. ст.* Испаритель вначале выделяет газы, которые откачиваются насосами. В это время подложка должна быть закрыта от испарителя во избежание ее загрязнения. Для этого в камере смонтирован затвор (экран).

Повышение температуры испарителя ведет к росту упругости паров испаряемого материала. Температурой испарения вещества принято называть температуру, при которой упругость паров достигает 10^{-2} *мм рт. ст.*

Чтобы напылить пленку материала на подложку, нужно удалить затвор, экранирующий подложку от испарителя. Эта операция, как и многие другие при серийном изготовлении тонкопленочных интегральных схем, выполняется без нарушения вакуума в камере.

В высоком вакууме атомы испаряемого вещества, покидая поверхность испарителя, летят прямолинейно, независимо друг от друга и без столкновений с молекулами газа, так как средняя длина свободного пробега молекул испаряемого вещества во много раз превосходит размеры вакуумной камеры. На поверхности подложки происходит конденсация атомов и наращивание пленки. Напыление одной пленки занимает время от нескольких секунд до нескольких минут. В некоторых случаях подложку в процессе нанесения пленки поддерживают в нагретом состоянии для обеспечения хорошей адгезии Расстояние между испарителем и подложкой составляет несколько сантиметров.

Для контроля толщины наносимой пленки разработаны специальные методы. На рис. 13 показан способ контроля, использующий изменение интенсивности отраженного света. Пленка в процессе напыления освещается монохроматическим светом. Отраженный свет, интенсивность которого изменяется с ростом пленки, падает на фотоэлемент, вырабатывающий сигналы на индикатор. При выращивании резистивных пленок широко используется метод контроля, основанный на убывании сопротивления по мере утолщения пленки. Используется также метод микровзвешивания (крутильные микровесы), метод кварцевого резонатора и другие методы.

Для вакуумного напыления пригодны такие материалы, как золото, серебро, алюминий, хром, никель, моноокись кремния, двуокись кремния, металлокерамика и др.

Катодное распыление. Тугоплавкие металлы (тантал, вольфрам и др.), имеющие малое давление паров и высокую температуру плавления, не удается наносить в виде пленок методом вакуумного испарения. При нанесении пленок этих материалов методом катодного распыления используется аппаратура, аналогичная показанной на рис. 13.

Метод катодного распыления позволяет формировать на подложке пленку, например, тантала при нормальной температуре.

Для этого в камеру (предварительно откачанную до высокого вакуума) вводится аргон или водород при давлении 10^{-1}—10^{-2} *мм рт. ст.*, подается высокое напряжение (несколько киловольт) между танталовым катодом и вспомогательным электродом—анодом. Положительные ионы из возникающего тлеющего разряда низкого давления движутся к танталовому катоду и, получив большую энергию в области катодного падения потенциала, бомбардирует его. Распыляемый тантал осаждается на окружающих катод деталях и, в частности, на участках подложки, которые не закрыты маской.

Этот метод нанесения пленок предъявляет повышенные требования к маскированию схем. Причина в том, что распыленные частицы хотя и движутся от поверхности катода по прямолинейным траекториям, но они, кроме того, сталкиваясь с молекулами газа, участвуют в диффузионном движении, которое тем сильнее выражено, чем выше давление газа в камере и чем меньше катодное падение потенциала, т. е. меньше приложенное напряжение.

Процесс катодного распыления протекает сравнительно медленно. Для осаждения пленки нужной толщины затрачивается время от нескольких минут до нескольких часов.

Разновидностью рассмотренного метода является метод реактивного катодного распыления. Принцип распыления металлов по этому методу аналогичен описанному выше, но распыление проводится в газовой среде, содержащей реагент, например кислород. В этом случае при распылении танталового катода на подложке осаждается окись тантала Ta_2O_5, являющаяся хорошим диэлектриком.

Из других методов получения тонкопленочных схем интересен комплексный метод, позволяющий получить *RC*-микросхему на основе только танталовой пленки. Резисторы и внутренние соединения создаются фигурным вытравливанием танталовой пленки, предварительно нанесенной на стекло путем катодного распыления, а диэлектрические пленки (Ta_2O_5) для конденсаторов формируются путем анодирования (анодного окисления) тантала Такие схемы имеют большой срок службы, достигающий десятков лет, и обладают высокой антикоррозионной устойчивостью при комнатной температуре.

ЛОКАЛЬНАЯ ДИФФУЗИЯ

Процесс диффузии примесей в полупроводниковую пластину является одним из основных процессов планарной технологии. Диффузия проводится локально, т. е. в заданные участки пластины, это достигается путем использования маски из двуокиси кремния.

Поочередная диффузия в кремний примесей *p*- и *n*-типов позволяет создавать последовательность нескольких *p-n* переходов, необходимых для образования компонентов интегральных схем и областей полупроводника с требуемой проводимостью.

В качестве примесей, вводимых в кремний, при диффузии обычно используют фосфор и бор. Выбор именно этих двух элементов соответственно V и III групп периодической системы элементов Д. И. Менделеева обусловлен рядом обстоятельств, выгодно выделяющих фосфор и бор среди других элементов этих групп.

Фосфор и бор составляют «технологичную пару» элементов, поскольку их коэффициенты диффузии в кремний близки, т. е. их молекулы диффундируют почти с одинаковыми скоростями при оди-

наковых температурах. Важным также является то, что фосфор и бор обладают весьма большой растворимостью в кремнии. Очень удачным свойством фосфора и бора для их использования в планарной технологии оказались их настолько малые коэффициенты диффузии в SiO_2, что пленки двуокиси кремния с протравленными в них отверстиями служат хорошими масками в процессе диффузии P и B в кремний. В этом отношении непригодным элементом оказался галлий, который легко диффундирует в SiO_2. Мышьяк и сурьма пригодны для диффузии через маску, но их коэффициенты диффузии в кремний на порядок ниже, чем у фосфора и бора, что технологически не всегда удобно.

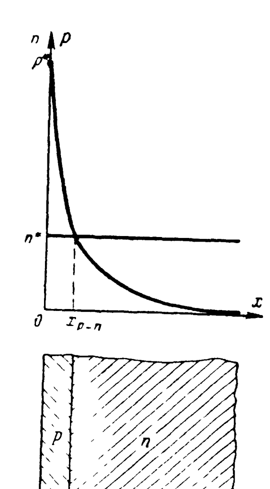


Рис. 14. Распределение примесей в случае диффузии бора в эпитаксиальный слой n-типа.

Процессы диффузии при производстве интегральных схем обычно протекают при температурах от 1 000 до 1 300° С в течение времени от нескольких минут до нескольких часов и периодически повторяются в течение технологического цикла. В каждом отдельном процессе диффузии температура выдерживается с точностью до ±1° С. Это дает возможность обеспечить воспроизводимость структур интегральных схем.

Диффузия примесей в кремний проводится в диффузионной печи. Пластины кремния помещают в печь в специальных кварцевых лодочках. Над поверхностью пластин пропускают газ-носитель (азот) с примесью соединений фосфора и бора. Легирующие примеси из газовой фазы осаждаются на поверхности пластин и диффундируют в кремний на участках, которые не защищены слоем SiO_2. Для образования p-n переходов процесс диффузии искусственно прерывают путем вынимания кварцевой лодочки с пластинами из печи.

Результирующее распределение примеси по глубине приобретает характер, близкий к экспоненциальному. На рис. 14 схематически показано образование p-n перехода в случае диффузии бора в эпитаксиальный слой n-типа, имеющий постоянную по объему концентрацию примеси. Переход образуется на некоторой глубине x_{p-n} от поверхности в плоскости пересечения экспоненты и горизонтальной прямой Концентрация фосфора в эпитаксиальном слое обычно составляет $n^* = 10^{16}$ $см^{-3}$ (этой концентрации соответствует удельное сопротивление кристалла 0,5 $ом \cdot см \cdot см$. рис. 10). Если даже поверхностная концентрация бора составляет всего $p^* = 10^{19}$ $см^{-3}$ (что, как известно, не является пределом), образуется тысячекратный перепад концентрации на расстоянии в несколько микрон (от поверхности пластины до слоя x_{p-n}). Такое спадание концентрации обеспечивает возможность получения достаточно качественного p-n перехода.

Последующая диффузия фосфора в пластину может привести к образованию очередного p-n перехода. Диффузионный процесс хо-

рошо поддается управлению и контролю Изменяя время диффузии, температуру, а также концентрацию примесей в несущем газе, можно управлять степенью легирования диффузионных областей кремния и их глубиной в диапазоне от десятков микрон до долей микрона Примеси, вводимые в кремний на первых этапах диффузии, могут перераспределяться при последующих тепловых обработках схемы; ранее образованные *p-n* переходы могут перемещаться по глубине. Это учитывается при выборе режима диффузий.

Иногда прибегают к диффузии золота в полупроводниковую пластину. Золото снижает время жизни неосновных носителей, что важно при создании активных компонентов с малым временем переключения. Однако очень большой коэффициент диффузии золота в кремний препятствует осуществлению локальной диффузии.

МЕТОДЫ ИЗОЛЯЦИИ КОМПОНЕНТОВ

В полупроводниковой интегральной схеме необходимо изолировать компоненты схемы друг от друга (этот вопрос не возникает в тонкопленочной технологии, использующей диэлектрические подложки). Для каждого компонента или группы компонентов здесь приходится изготавливать отдельный микроучасток («островок»), электрически изолированный от других участков и от подложки. Разработано несколько способов образования изолированных островков. В настоящее время наиболее отработана технология окружения каждого островка *p-n* переходом, который при работе схемы всегда должен быть включен в обратном направлении. Ток утечки такой «изоляции» (по постоянному току) с учетом малых размеров островка и низких рабочих напряжений обычно не превышает 10^{-7}—10^{-8} *а*.

После образования островков получается основа («заготовка») для последующего формирования в ней компонентов. При образовании заготовки используются все важнейшие процессы формирования интегральных схем, включающие эпитаксиальный процесс, диффузию, окисление, использование фотошаблонов, нанесение фоторезиста, маскирование, травление и т. п. Эти же процессы применяют при формировании компонентов интегральных схем. Поэтому целесообразно на примере образования заготовки познакомиться с последовательностью и некоторой спецификой операций, применяемых в полупроводниковой технологии, с тем чтобы далее при рассмотрении компонентов остановиться только на частных вопросах технологии и дополнительных деталях

Приводимые в примере параметры материалов и отдельные размеры следует рассматривать как ориентировочные; они даются с целью некоторой конкретизации представления об особенностях как технологии изготовления, так и самих интегральных схем.

В качестве основы будущей заготовки берут отшлифованную и очищенную кремниевую пластину *p*-типа (рис. 15,*а*), имеющую диаметр 25 *мм* и толщину 0,2—0,3 *мм* и обладающую удельным сопротивлением примерно 10 *ом·см*. На ней выращивается эпитаксиальный слой кремния *n*-типа (рис. 15,*б*) толщиной приблизительно 25 *мкм* (0,025 *мм*), имеющий удельное сопротивление около 0,5 *ом·см*. Поверх этипаксиального слоя термически выращивается пленка двуокиси кремния SiO_2 толщиной 0,5—1 *мкм* (рис. 15,*в*). На этом заканчивается предварительная подготовка пластинки к образованию в ней островков.

Форма и размеры островков должны соответствовать структуре формируемых в пластине схем. На рис. 16 приведен пример требуемой конфигурации островков для интегральной схемы, включающей не менее пяти компонентов (в каждом островке может быть один или несколько компонентов).

Для формирования островков в пластине используется метод фотолитографии. На окисленную поверхность кремниевой пластины наносится слой фоторезиста; на рис. 15,*г* показана будущая заго-

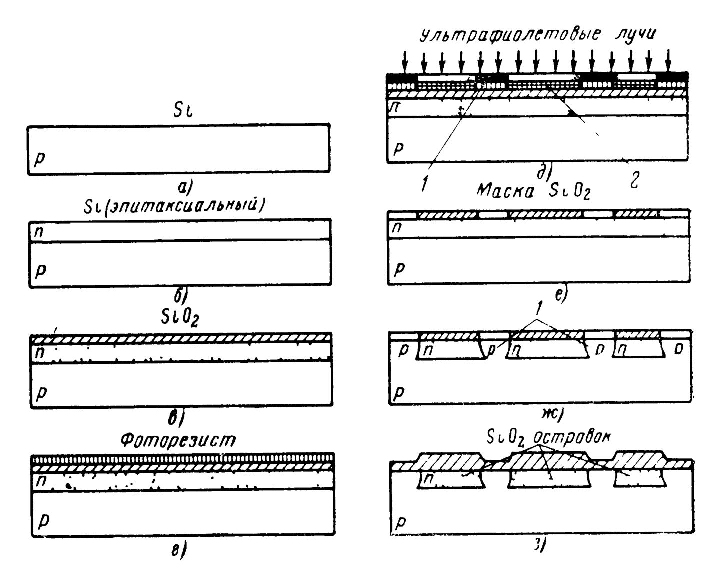


Рис. 15 Основные технологические операции изготовления компонентов полупроводниковых интегральных схем.

товка на этой стадии обработки. Затем после просушки фоторезиста на него накладывается прецизионный фотошаблон. Через фотошаблон в течение нескольких минут проводится засветка пластины ультрафиолетовыми лучами (поперечное сечение схемы, представленной на рис. 15,*д*, соответствует сечению *А—А* на рис. 16). Освещенные участки фоторезиста полимеризуются (*2* на рис. 15,*д*). После удаления фотошаблона смывают неполимеризованные *1* участки фоторезиста.

Травление пластины в плавиковой кислоте приводит к удалению незащищенного слоя SiO_2 (в промежутках между будущими островками). После этого удаляют полимеризованный фоторезист; для этого пользуются горячей серной кислотой или органическим растворителем.

В результате этой обработки на пластине остаются участки SiO_2, соответствующие рис. 16 (в сечении пластина имеет вид, показанный на рис. 15,*е*, *в*). Этот слой SiO_2 служит маской-позитивом в последующей операции диффузии бора в эпитаксиальный слой кремния *n*-типа. Процесс диффузии проводится с таким расчетом,

чтобы образующиеся участки p-типа в эпитаксиальном слое *1* на рис. 15,*ж* сомкнулись с кремниевой подложкой p-типа. В результате диффузии островки кремния n-типа окружаются кремнием p-типа (рис 15,*ж*) После диффузии поверх пластины выращивается новый слой SiO_2, изолирующий пластину от внешних воздействий, слой SiO_2 над островками становится несколько толще (на рис. 15,*з* это утолщение показано с сильным преувеличением). Появление «рельефа» на внешней поверхности пластины с разностями уровней 0,5—1 *мкм* — явление нежелательное, так как может привести к перегоранию проводящей пленки, образующей межсоединения в интегральной схеме

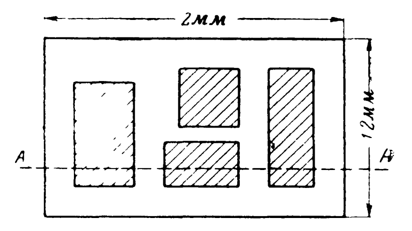


Рис. 16. Пример конфигурации «островков» для образования компонентов интегральной схемы.

Дальнейшие технологические операции, аналогичные рассмотренным, но с использованием других фотошаблонов, приводят к образованию в островках транзисторов, резисторов и других компонентов схемы.

Рассмотренный метод образования изолированных островков применяется при изготовлении многих типов схем, однако наличие емкостной связи между компонентами в соседних островках, обусловленной изолирующими p-n переходами, оказывает в ряде случаев нежелательное влияние на работу схем.

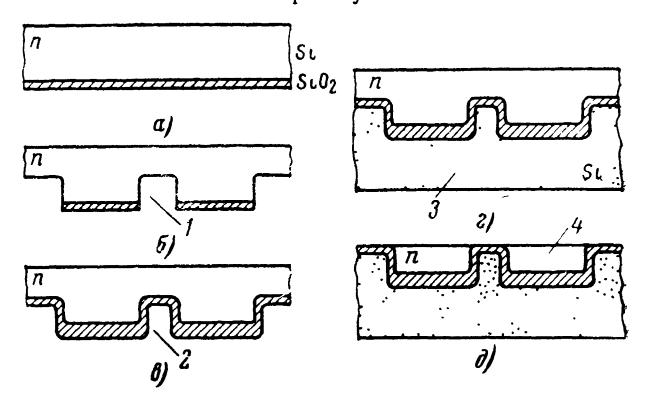


Рис. 17. Образование «островков» для изготовления компонентов интегральных схем посредством использования изолирующей прослойки SiO_2.

В последнее время для изоляции островков в кремниевой пластине используют также пленки SiO_2. В результате существенно уменьшается разделительная емкость, увеличивается пробивное напряжение, токи утечки снижаются до пренебрежимо малых величин. Технология образования таких островков включает такие дополни-

тельные процессы, как наращивание слоя поликристаллического кремния. Некоторые этапы этой технологии показаны на рис. 17. Монокристаллический кремний окисляется; образуется слой SiO_2 (*а*). На рис. 17,*б* показаны вытравленные канавки *1*. Образованная поверхность (на рисунках — внизу) повторно окисляется; цифрой *2* обозначен фигурный слой SiO_2. На этот слой наращивается поликристаллический слой кремния *3*. На рис. 17,*д* показаны островки *4*, полученные после сошлифовывания «излишков» монокристаллического кремния.

Глава третья

ИНТЕГРАЛЬНЫЕ СХЕМЫ И ИХ КОМПОНЕНТЫ

Современная интегральная схема представляет собой миниатюрный функциональный узел, обеспечивающий выполнение требуемых электрических или логических функций. Схема содержит нужные интегральные компоненты — активные и пассивные — и смонтирована в герметизированном корпусе. Соответствие проволочных или пластинчатых выводов схемы определенным точкам схемы определяют по справочнику подобно тому, как определяют цоколевку отдельного элемента, например электронной лампы.

Электрические и эксплуатационные свойства интегральной схемы определяются используемыми в ней компонентами и теми технологическими приемами, которыми формировалась схема. Поэтому в этой главе основное внимание уделяется компонентам интегральных схем, их структуре и свойствам с учетом метода их изготовления. Рассматриваются также особенности некоторых разновидностей интегральных схем (на криотронах, на магнитных пленках, гибридных) и другие аспекты интегральной микроэлектроники

БИПОЛЯРНЫЕ ТРАНЗИСТОРЫ ИНТЕГРАЛЬНЫХ СХЕМ

Известно, что для создания обычных транзисторов, называемых также биполярными[1], нужен полупроводник монокристаллической структуры, в котором можно создавать качественные *p-n* переходы с требуемыми свойствами. В интегральных схемах биполярные транзисторы формируют посредством планарной технологии в изолированных островках кремниевой пластины. Используются транзисторы как типа *n-p-n*, так и типа *p-n-p*. Наиболее типичной является структура транзистора типа *n-p-n*, поперечное сечение которого (*а*) и вид в плане (*б*) схематически показаны на рис. 18.

Транзистор сформирован последовательностью двух диффузий — базовой (*3* на рис. 18,*а*) и эмиттерной (*2*); роль коллектора выполняет эпитаксиальный слой *n*-типа (*1* на рис. 18,*а*). При выполнении каждой из этих двух диффузий проводились рассмотренные в предыдущей главе подготовительные операции (см. рис. 15): нанесение фоторезиста, наложение специально изготовленного фотошаблона,

[1] Биполярными (в отличие от униполярных) обычные транзисторы называют потому, что в них используются носители зарядов обоих знаков — электроны и дырки (в униполярных — носители какого-либо одного знака).

облучение ультрафиолетовым светом, промывание, травление и использование в процессе диффузии полученной маски из двуокиси кремния. После каждой диффузии пластина вновь покрывалась сло-

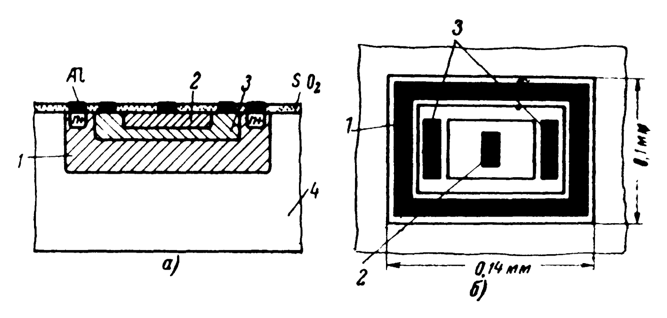


Рис. 18. Структура *n-p-n* транзистора полупроводниковых интегральных схем.

ем SiO_2. Электрические контакты схемы с эмиттером (*2* на рис. 18,*б*), базой (*3*) и коллектором (*1*) образуют посредством металлизации алюминием. Для этого используют отдельные фотошаблоны и проводят новые циклы фотолитографических операций, приводящих к протравливанию требуемых окон в слое двуокиси кремния перед напылением пленки алюминия.

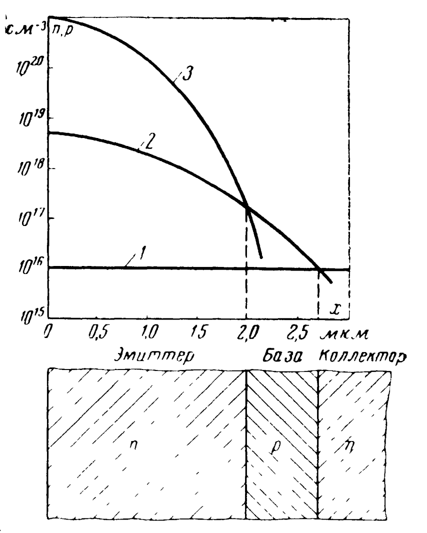


Рис. 19. Образование двух *p-n* переходов методом диффузии.

Образование двух *p-n* переходов в результате диффузионных процессов поясняет рис. 19, где представлено типовое распределение примесей в исходном эпитаксиальном слое кремниевого островка после двух диффузий. По оси ординат в логарифмическом масштабе отложена концентрация примесей (*p-n*), по горизонтальной оси — расстояние *x* в эпитаксиальном слое кремния, отсчитываемое от поверхности слоя (от границы со слоем SiO_2). Количественные сведения, приведенные на рисунке, являются типовыми и дают ориентировочное представление об особенностях и структуре транзисторов в интегральных схемах. Выше отмечалось, что эпитаксиальный слой *n*-типа часто выращивают с удельным сопротивлением 0,5 *ом·см*; это обеспечивается введением в кремний фосфора с равномерной концентрацией около 10^{16} $см^{-3}$ (см. прямую *1* на рис. 19).

Базовая диффузия создает в рассматриваемом случае концентрацию бора на поверхности слоя $p=5\cdot10^{18}$ *см*$^{-3}$. В слое бор распределяется в соответствии с кривой *2* («обратный» изгиб кривой — выпуклостью вверх — по сравнению с экспоненциальным, обусловлен логарифмическим масштабом). На глубине 2,7 *мкм* образуется *p-n* переход база-коллектор

Эмиттерная диффузия *n*-типа проводится в слой, образованный базовой диффузией *p*-типа. В этом процессе используют более высокие концентрации примеси (с целью перекомпенсации); концентрация фосфора на поверхности слоя достигает 10^{21} *см*$^{-3}$. Переход, эмиттер-база образуется на глубине 2 *мкм*. В процессе образования эмиттера фосфор одновременно диффундирует — через специальное окно в двуокиси кремния — в коллектор, где образуется слой n^+ (см. рис. 18,*а*), требуемый для образования омического контакта области коллектора с алюминиевым вводом (напомним, что при наличии двух контактирующих слоев одного вида проводимости слой с большей концентрацией примеси отмечают плюсом: *n* и n^+ или *p* и p^+).

В результате рассмотренных двух диффузий образуется транзистор с толщиной эмиттера 2 *мкм*, базы 0,7 *мкм* и коллектора около 22 *мкм* (толщина подложки около 200 *мкм*=0,2 *мм*).

Приведенные на рис. 18,*б* размеры транзисторов в плане дают некоторое представление о размерах транзисторов интегральных схем (наименьшие размеры — на рисунке не указаны — имеет вывод эмиттера: 13×25 *мкм*). Что касается структуры конкретных транзисторов каждой схемы, то здесь возможна большая гибкость конструирования, поскольку инженер-разработчик интегральной схемы не ограничен наличным ассортиментом транзисторов с заданными размерами и параметрами. Он может, варьируя размерами, концентрациями примесей, режимами диффузии и т. п., создавать транзисторы (и другие компоненты) с требуемыми свойствами. Ограничения накладываются только возможностями технологии и особенностями структуры транзисторов интегральных схем.

Особенности геометрии транзисторов в интегральных схемах, ухудшающие некоторые их параметры, требуют решения дополнительных задач. Размещение вывода коллектора на верхней поверхности схемы приводит к удлинению пути тока в высокоомном слое коллектора. В результате последовательное коллекторное сопротивление такого транзистора составляет несколько сотен ом. Задачу уменьшения этого сопротивления решают путем усложнения технологии изготовления транзистора. Технологические приемы сводятся к тому, чтобы зашунтировать последовательное сопротивление коллекторного слоя и снизить его величину хотя бы до нескольких десятков ом.

Наиболее широко применяется метод шунтирования коллекторного сопротивления скрытым n^+-слоем (*4* на рис. 20). Этот слой формируют еще до наращивания общего эпитаксиального слоя; для этой цели пользуются дополнительным фотошаблоном и проводят полный цикл фотолитографии. Слои n^+-типа создаются только на участках тех будущих островков, которые предназначаются для транзисторов, участки имеют размеры, несколько меньшие по сравнению с островками.

При формировании транзисторов в островках, изолированных диэлектриком (SiO_2), сопротивление коллектора можно снизить до величин, которыми обладают лучшие дискретные транзисторы, имею-

щие вывод коллектора с противоположной стороны пластины. Для этого между слоем двуокиси кремния и монокристаллическим материалом островка образуют металлическую пленку (обычно пользуются молибденом). В результате транзистор оказывается в металлической ванночке, с которой соединяется ввод коллектора. Ввиду сложности технологических процессов этот метод пока используется редко.

Задачу понижения сопротивления коллектора можно было бы решить путем изготовления всего эпитаксиального слоя коллектора из сильно легированного материала n^+-типа, однако при этом возникает целый ряд затруднений технологического и эксплуатационного характера. Затрудняется (и даже становится невозможным) создание путем диффузии *p-n* переходов и изолирующих слоев p^+-типа Резко снижается напряжение пробоя коллектора и возрастает паразитная емкость между коллектором и подложкой.

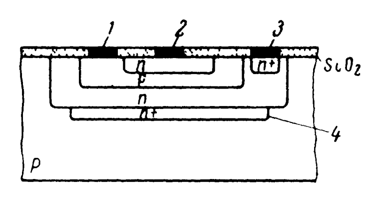


Рис. 20 Транзистор со «скрытым» слоем n^+-типа в области коллектора

1 — вывод базы, 2 — вывод эмиттера; 3 — вывод коллектора; 4 — «скрытый» слой.

Что касается необходимости изоляции транзистора от полупроводниковой подложки, то следует обратить внимание главным образом на наличие между коллектором и подложкой как емкостной связи, так и токов утечки.

При изоляции обратно включенным *p-n* переходом емкость коллектор-подложка достаточно велика, она составляет обычно несколько пикофарад. Влияние емкостной связи коллектора с подложкой оказывается существенным на высоких частотах Некоторого снижения барьерной емкости этого перехода и, следовательно, улучшения частотных свойств транзистора можно добиться путем увеличения смещения на изолирующем *p-n* переходе.

При изоляции слоем двуокиси кремния емкость транзистора относительно подложки уменьшается приблизительно на порядок и составляет обычно десятые доли пикофарады при толщине диэлектрического слоя около 1—2 *мкм.*

Ток утечки при изоляции диэлектриком настолько мал, что с ним практически можно не считаться. Токами утечки обратно смещенного *p-n* перехода в ряде случаев тоже можно пренебрегать (это отмечалось выше), но они становятся заметными и их приходится учитывать при наличии транзисторов с большой поверхностью изолирующего *p-n* перехода, а также когда интегральная схема используется при повышенной температуре.

УНИПОЛЯРНЫЕ ТРАНЗИСТОРЫ ИНТЕГРАЛЬНЫХ СХЕМ

В интегральных схемах находят применение две разновидности униполярных транзисторов, называемых также полевыми (по способу управления током): диффузионный полевой транзистор и МОП-транзистор. Эти активные компоненты в серийных схемах выполняются в настоящее время методами планарной технологии и имеют стабильные параметры. Их рассмотрению мы уделим основное внимание. В заключение познакомимся с некоторыми результатами

лабораторных исследований, направленных на серийное изготовление полевых транзисторов методами тонкопленочной технологии.

Диффузионный полевой транзистор. На рис. 21 схематически показано поперечное сечение полевого транзистора, изготовленного методами планарной технологии, использующей диффузию примесей в кристалл кремния.

В этом транзисторе, как и в любом униполярном (полевом) транзисторе, ток протекает через полупроводниковый канал между двумя электродами — истоком (*1*) и стоком (*3*). Канал представляет собой активное сопротивление, управляемое полем третьего электрода — затвора (*2*). Дрейфовый ток, протекающий по каналу, обусловлен перемещением основных носителей.

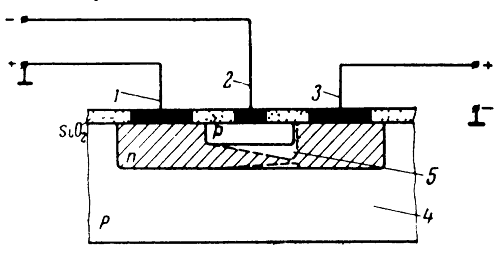


Рис. 21. Поперечное сечение полевого транзистора, изготовленного методом планарной технологии.

В рассматриваемом варианте (рис. 21) в островке материала *p*-типа (*4*) сформирован путем диффузии слабо легированный клапан *n*-типа и затем сильно легированный затвор *p*-типа (островок *p*-типа электрически соединен с затвором и играет роль нижнего затвора). Ток через канал переносят электроны, являющиеся здесь основными носителями; они движутся от истока к стоку. Для этого сток подключается к положительной клемме источника питания, а исток — к отрицательной. Затвор в таком приборе имеет отрицательный или нулевой потенциал по отношению к истоку, в результате чего *p-n* переход между затвором и каналом по всей площади всегда смещен в обратном направлении. Области *p-n* перехода, в которых почти нет подвижных носителей (обедненные слои), размещены главным образом внутри канала, который слабее легирован, чем область затвора (верхний затвор легирован больше нижнего, что отмечено на рисунке несимметричным сужением канала). Обедненный слой *5* неравномерен вдоль канала. Он наиболее широкий вблизи стока, где к *p-n* переходу приложена наибольшая разность потенциалов, и уменьшается в сторону истока, что обусловлено падением напряжения на сопротивлении канала при протекании тока.

На рис. 2 приведено типичное семейство выходных (стоковых) статических характеристик диффузионного полевого транзистора ($i_с$ — ток стока, $U_{си}$ — выходное напряжение сток — исток, $U_{зи}$ — входное напряжение затвор — исток). При фиксированной величине $U_{зи}$ и малых значениях $U_{си}$ ограничивающее ток влияние обедненного слоя незначительно; ток $i_с$ быстро растет с ростом $U_{си}$. Дальнейший рост $U_{си}$ вызывает существенное расширение обедненного слоя, сужение канала и повышение его сопротивления, ведущее

к замедлению роста тока. При некотором (в диффузионных транзисторах — небольшом) напряжении происходит смыкание канала; в этом режиме прирост напряжения начинает компенсироваться повышением сопротивления канала; ток становится практически постоянным. Резко возрастает дифференциальное сопротивление канала. Исследования показывают, что проводящий канал не бывает полностью перекрыт; резкое повышение напряженности поля в области перекрытия ведет к изменению закономерностей перемещения носителей заряда (скорости, подвижности)

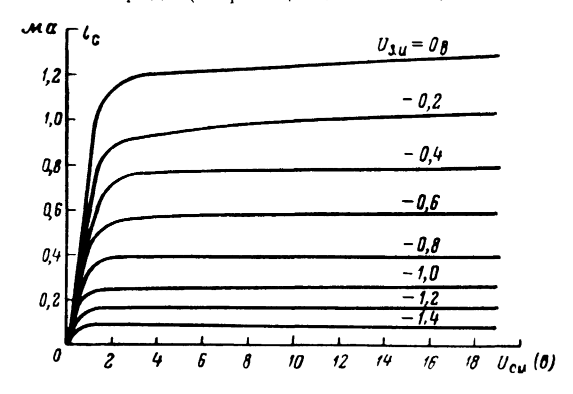


Рис. 22. Семейство выходных (стоковых) статических характеристик полевого транзистора.

Чем выше отрицательный потенциал затвора ($—U_{з\,и}$), тем шире обедненный слой, тем быстрее с ростом $U_{с\,и}$ и при меньших токах наступает «смыкание» канала — соответствующая кривая семейства на рис. 22 располагается ниже.

По внешнему виду характеристики полевого транзистора напоминают характеристики вакуумного пентода. Как и пентод, этот вид транзистора обладает очень малым входным током (10^{-9}—10^{-11} *а*). Для него характерен низкий уровень шумов, что позволяет применять такой транзистор в усилителях малых сигналов. Он более устойчив по сравнению с биполярным транзистором к воздействию ядерной радиации, поскольку его работа в сравнительно малой степени зависит от времени жизни носителей.

Структура рассмотренного диффузионного полевого транзистора (рис 21) такова, что он сравнительно легко изготавливается вместе с обычными (биполярными) транзисторами в полупроводниковой интегральной схеме.

Металл-окисел-полупроводниковый (МОП) транзистор. В этой разновидности униполярных полевых транзисторов металлический затвор изолирован от канала пленкой диэлектрика (SiO_2).

На рис 23 в качестве примера приведена структура МОП-транзистора с каналом *n*-типа (*5*). Сильнолегированные *n*-области контактов истока (*1*) и стока (*3*) образованы методом диффузии в слаболегированной подложке *p*-типа (*4*). Канал между этими областя-

ми формируется либо путем диффузии в виде слабо легированного n-слоя, либо он вообще не формируется при изготовлении прибора, а образуется в процессе работы (цифрой 2 обозначен затвор).

Поэтому различают МОП-транзисторы с диффузионным и с индуцированным каналами. Первые при отсутствии напряжения на затворе пропускают ток (нормально включенные), вторые — не пропускают тока (нормально выключенные).

Эти транзисторы используются на практике в двух режимах работы, которые называют режимом обеднения и режимом обогащения.

Подавая отрицательное напряжение на изолированный затвор МОП-транзистора с диффузионным каналом *n*-типа, создают поле, которое уменьшает проводимость канала («обедняет» канал основными носителями). Ток стока $i_с$ снижается по мере роста отрицательного напряжения $U_{з.и}$ (рис. 24).

Наличие хорошей изоляции между затвором и каналом позволяет также подавать на затвор положительное напряжение $U_{з.и}$ (подложка в МОП-транзисторах обычно имеет потенциал истока). Создаваемое затвором поле приводит к «обогащению» канала электронами. Ток стока возрастает, а соответствующие кривые семейства стоковых характеристик смещаются вверх.

МОП-транзистор с индуцированным каналом работает только в режиме обогащения. Канал *n*-типа индуцируется в полупроводнике *p*-типа при сообщении затвору достаточного положительного потенциала. Неосновные носители подложки *p*-типа (электроны) смещаются в созданном поле к затвору и образуют инверсный слой, представляющий собой канал *n*-типа. Канал тем более обогащен электронами, чем выше положительный потенциал затвора. Ток стока возрастает, а соответствующие кривые семейства стоковых характеристик смещаются вверх. МОП-транзисторы с индуцированным каналом являются очень удобными приборами для интегральных схем, рассчитанных на очень малое потребление энергии. Важными обстоятельствами при этом являются исключительно высокое входное сопротивление, достигающее 10^{15}—10^{16} *ом*, практически полное отсутствие протекающего через прибор тока при нулевом напряжении затвора (при этом канал отсутствует, а между стоком и истоком существует два встречно включенных кремниевых диода), возможность создания логических схем, потребляющих ничтожную энергию только в моменты переключения.

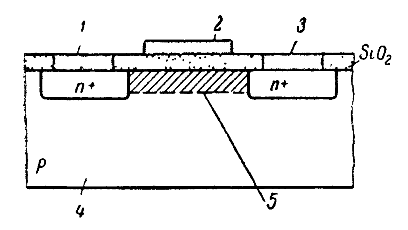


Рис 23. Структура МОП-транзистора с каналом *n*-типа.

Наряду с МОП-транзисторами, работающими с каналом *n*-типа, могут создаваться транзисторы с каналом *p*-типа, где основными носителями тока являются дырки. Используя комбинацию этих двух видов транзисторов при создании всевозможных цифровых схем, разработчики интегральных схем добиваются хорошей работоспособности схем при минимальных мощностях.

В технологическом отношении МОП-транзисторы удобны тем, что транзисторы одного типа проводимости можно изготавливать на

одной подложке без создания специальных изолирующих островков (затворы всех транзисторов изолированы от подложки). Это обстоя-

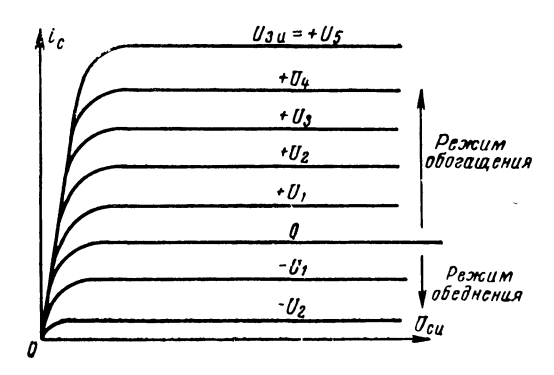


Рис. 24. Семейство выходных (стоковых) характеристик МОП-транзистора с диффузионным каналом *n*-типа.

тельство позволяет дополнительно повысить плотность упаковки компонентов в интегральной схеме за счет исключения изолирующих областей.

Тонкопленочные полевые транзисторы. Из рассмотрения особенностей структуры МОП-транзисторов следует, что при создании этих активных компонентов можно обойтись без *p-n* переходов, а потому ослабляются требования к монокристалличности используемого полупроводника. Эта причина, а также то обстоятельство, что носителями тока в полевых транзисторах являются основные носители, привели к попыткам создания транзисторов из поликристаллических пленок методом тонкопленочной технологии. Познакомимся с некоторыми результатами этих работ.

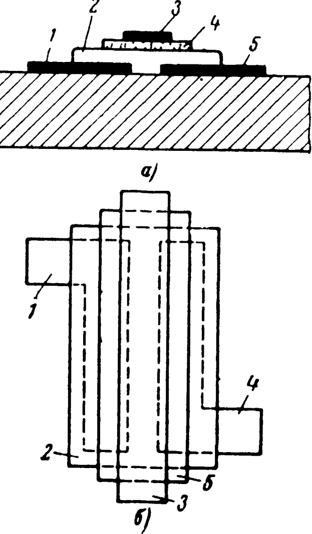


Рис. 25. Поперечное сечение полевого транзистора с изолированным затвором (*а*) и форма пленок в плане (*б*).

На рис. 25 показаны поперечное сечение полевого транзистора с изолированным затвором и форма пленок, полученных методом вакуумного испарения. Пленки последовательно напыляются на диэлектрическую подложку через маски требуемых конфигураций. Первыми напыляются металлические пленки золота или алюминия, образующие сток *5* и исток *1*; расстояние между пленками 5—50 *мкм.* Поверх зазора напыляют

сначала полупроводник *2*, затем изолирующую пленку *4* (SiO, SiO_2) и, наконец, металлический затвор *3* (обычно Al).

Для полупроводниковых пленок наиболее часто используют сульфид кадмия CdS, применяют также CdSe.

Толщина пленки CdS, получаемой вакуумным испарением, не превышает 1 *мкм* и состоит из зерен размерами от 0,1 до 1 *мкм*. Скорость осаждения около 3 000 Å/*мин*. При поддержании температуры подложки 180° С удельное сопротивление получаемой пленки составляет 10^8 *ом · см* (при меньших температурах подложки на ней может осаждаться слой кадмия, при этом удельное сопротивление пленки может снизиться до 0,1 *ом · см*). После нанесения пленку выдерживают при температуре 500° С.

Получаемые в лабораторных условиях тонкопленочные полевые транзисторы обладают удовлетворительными электрическими характеристиками и в зависимости от условий изготовления — иногда плохо регулируемых — могут работать либо в режиме обеднения, либо в режиме обогащения. Отдельные транзисторы имеют коэффициент усиления по напряжению свыше 100 при входном сопротивлении более 1 *Мом* и шунтирующей емкости 50 *пф*, скорость переключения около 4 *нсек*.

ПОЛУПРОВОДНИКОВЫЕ ДИОДЫ ИНТЕГРАЛЬНЫХ СХЕМ

В интегральной микроэлектронике полупроводниковые диоды применяются достаточно широко. Особенно часто они используются в логических схемах.

Для изготовления полупроводникового диода достаточно сформировать только один *p-n* переход вместо двух, используемых в биполярных транзисторах. Однако специализированные диодные структуры делают редко, несмотря на кажущееся упрощение технологии. Полупроводниковые диоды обычно изготавливают методами планарной технологии в едином технологическом цикле с изготовлением транзисторов. Диодам придают транзисторную структуру и в зависимости от назначения диода пользуются теми или иными *p-n* переходами.

При использовании элементов транзисторных структур в качестве полупроводниковых диодов имеется пять возможностей коммутации *p-n* переходов (см. рис. 26). Характеристики и параметры диодов в этих вариантах оказываются различными.

Важным параметром полупроводниковых диодов при использовании их в логических схемах является скорость переключения диода, зависящая главным образом от времени рассасывания накапливаемых в диоде неосновных носителей.

Из приведенных схем включения наибольшим быстродействием обладает схема (рис. 26,*а*), позволяющая снизить время переключения примерно до 1 *нсек*, поскольку в этом случае заряд накапливается только в очень тонкой базовой области. Возможность накапливания заряда в области коллектора исключают внешним шунтированием перехода база — коллектор; при этом учитывается, что в интегральных схемах базовый слой транзисторной структуры более легирован по сравнению с коллекторным. Из этого следует, что при прямом смещении перехода база — коллектор инжекция неосновных носителей в коллектор более интенсивна, чем в базу (шунтирование исключает возможность создания прямого смещения). Эта схема включения имеет преимущества и по другим параметрам. Для нее характерно самое низкое падение напряжения на диоде в прямом

направлении (0,85 *в*) и отсутствие влияния на работу диода со стороны паразитного *p-n-p* транзистора, образованного базой, коллектором и подложкой Коэффициент усиления по току этого транзистора в данном случае равен нулю ($\beta=0$)

Для повышения быстродействия диода используют также легирование интегральной схемы золотом, но при этом несколько возрастают токи утечки

Наиболее «медленным» оказывается диод, использующий транзисторную структуру и включенный по схеме рис. 26,*б*; время переключения такого диода может достигать значения 100 *нсек*. Эту схему можно использовать в качестве накопительного устройства.

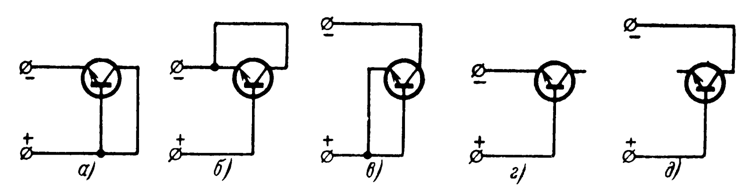


Рис 26 Варианты использования элементов транзисторов в качестве полупроводниковых диодов.

Особенностью схем рис. 26,*в*, *д*, использующих в качестве диода *p-n* переход коллектор — база, являются высокие значения обратного напряжения, достигающие 50 *в* (для остальных схем это напряжение 5 *в*) Однако коэффициент усиления по току паразитного *p-n-p* транзистора достигает при этих включениях величин $\beta=2\div3$. Эти схемы могут быть использованы в качестве диодов общего назначения в случае легирования интегральной структуры золотом, что приводит к снижению β почти до нуля

Типичные значения емкости между выводами полупроводниковых диодов составляют единицы пикофарад

РЕЗИСТОРЫ ИНТЕГРАЛЬНЫХ СХЕМ

В отличие от активных элементов, которые в интегральных схемах изготовляются пока только методами планарной технологии, резисторы выполняют в виде напыленных на диэлектрик пленок (тонкопленочные резисторы) или тонких слоев полупроводника, образованных посредством локальной диффузии примесей в изолированные островки кремниевой заготовки (диффузионные резисторы). В том и другом случае резистор представляет собой тонкий слой материала, имеющий в плане прямоугольную или зигзагообразную форму. Толщина слоя обычно бывает от нескольких десятых долей микрона до нескольких микрон.

Для оценки сопротивления резистора в интегральных схемах пользуются удельным сопротивлением слоя данного материала, измеряемым в омах на квадрат.

Удельное сопротивление слоя $\rho_{сл}$ представляет собой сопротивление квадратного в плане слоя материала с вводами с противоположных сторон квадрата.

Поскольку объемное сопротивление стержня длины l и поперечного сечения S определяется через удельное объемное сопротивление

ρ формулой

$$R = \rho \frac{l}{S}, \text{ ом}.$$

то удельное сопротивление слоя в виде квадрата со стороной l при заданной толщине h определится равенством

$$\rho_{сл} = \rho \frac{l}{lh} = \frac{\rho}{h}, \text{ ом}.$$

При неравномерности сопротивления по сечению резистора, как это бывает в слоях полупроводника при неравномерном введении примесей (см. рис. 19), в качестве удельных сопротивлений ρ и $\rho_{сл}$ пользуются усредненными по глубине слоя значениями.

Существенно, что в случае квадратного слоя удельное сопротивление слоя $\rho_{сл}$ измеряется в омах независимо от конкретных размеров квадрата; размерность $\rho_{сл}$ принято записывать: [*ом/квадрат*] или [*ом*/□].

Если известна величина $\rho_{сл}$ данного материала при заданной его толщине h, то легко рассчитать и форму резистора для получения заданной величины его сопротивления R. Обычно тонкопленочные резисторы создают на подложке в виде полосок, имеющих различную конфигурацию.

Минимальный размер ширины резистивной полоски составляет обычно 13—25 *мкм*, что ограничено возможностями процесса маскирования и требуемыми допусками на номиналы резисторов.

Электрические и эксплуатационные возможности двух названных групп резисторов различны.

Тонкопленочные резисторы. Тонкопленочная технология позволяет создавать резисторы в широком диапазоне номиналов (от десятых долей ома до десятков мегом) с достаточно высокой стабильностью, низким уровнем шумов, хорошими высокочастотными характеристиками и требуемыми температурными параметрами, например, температурные коэффициенты сопротивлений (ТКС) могут быть как положительными, так и отрицательными.

Для изготовления тонкопленочных резисторов в настоящее время широко используются пленки нихрома, тантала, окиси олова и других материалов. Познакомимся с особенностями некоторых тонкопленочных резисторов.

Нихромовые резисторы в виде тонких пленок находят в интегральных схемах наиболее широкое применение.

Для получения нихромовых пленок используется вакуумное испарение нихрома Н80Х20 (80% Ni и 20% Cr) при температуре испарителя 1 600° С на подложку, имеющую температуру около 300° С. При температуре 1 600° С образуется пленка, имеющая состав, близкий к составу исходного сплава.

Надежное сцепление с подложкой обусловлено тем, что хром, испаряющийся первым при нанесении пленки, обладает высокими адгезионными свойствами (у никеля эти свойства плохие).

В качестве подложек используются стабильные стекла (например, пирексовые), глазурованная или специальная керамика. Высокими качествами обладают нихромовые резисторы, осажденные на слой двуокиси кремния (SiO_2); это используется при изготовлении резисторов по совмещенной технологии.

Для стабилизации сопротивления пленки ее длительно (30—60 *мин*) отжигают в вакууме или на воздухе при температуре около 350° С. Созданием защитной окисной пленки и путем герметизации повышают стабильность сопротивления резистора при эксплуатации в сильно меняющихся атмосферных условиях. В результате нихромовые резисторы исключительно стабильны во времени: у негерметизированных уход сопротивления в течение 5 000 *ч* не превышает 1%, у герметизированных — около 0,1%.

Нихромовые резисторы могут изготовляться в диапазоне удельных сопротивлений слоя от 40 до 400 *ом/квадрат* с допуском на номинал ±5%. Максимальное сопротивление нихромового резистора может составлять 50 *ком*. Температурный коэффициент сопротивления нихромовых резисторов находится в пределах $\pm 2 \times 10^{-4}$ 1/°С На величине ТКС отражается то, что изготовленные отдельно пленки хрома имеют отрицательный ТКС, а пленки никеля — положительный.

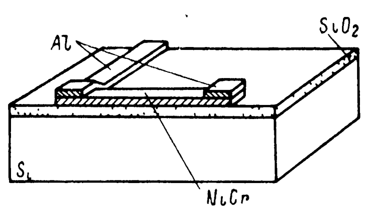


Рис. 27. Нихромовый тонкопленочный резистор, сформированный на слое двуокиси кремния.

На рис. 27 схематически показан нихромовый тонкопленочный резистор, сформированный на слое двуокиси кремния, покрывающем полупроводниковую интегральную схему с остальными ее компонентами. В качестве контактных пленок использован алюминий. Выполнение контактов требует к себе внимательного отношения, поскольку брак при производстве наиболее часто связан с неудачными контактами.

Танталовые резисторы получают катодным распылением тантала в атмосфере аргона с последующим анодированием. В процессе анодирования поперечное сечение пленки тантала уменьшается за счет образования в верхнем слое окисла, являющегося хорошим диэлектриком. Этим методом доводят танталовые резисторы до номинала. Образованная пленка служит, кроме того, хорошим защитным покрытием от атмосферных влияний.

Танталовые резисторы отличаются высокой стабильностью (в пределах 1%) при рабочих температурах ниже 100° С; ТКС находится в пределах $\pm 1,5 \cdot 10^{-4}$ 1/°С. При толщине пленки 500 Å удельное сопротивление слоя составляет 100 *ом/квадрат*. Достаточной стабильностью пленки обладают до 200 *ом/квадрат*. Танталовые резисторы являются сравнительно низкоомными: наибольшие номиналы сопротивлений резисторов достигают нескольких килоом.

Резисторы из окиси олова (SnO_2) имеют широкий диапазон номиналов сопротивлений от 40 *ом* до 3 *Мом*. Возможность создания высокоомных резисторов является важным преимуществом окиси олова перед другими материалами.

Двуокись олова в чистом виде является диэлектриком, однако выращиваемые пленки обычно относятся к материалам с электронной проводимостью (в процессе выращивания они теряют атомы кислорода). Кроме того, в процессе образования пленки (вакуумным испарением или реактивным распылением олова в атмосфере кислорода) в пленку вводят донорные или акцепторные примеси.

При введении сурьмы (донора) электронная проводимость пленки увеличивается; при введении индия (акцептора) проводимость пленки снижается за счет уменьшения концентрации электронов, вызванного введенными дырками. В результате удается получить пленки с широким диапазоном значений удельного сопротивления (от 80 до 4 000 *ом/квадрат*).

Пленки из окиси олова обладают хорошей адгезией с подложками из стекла, хорошо поддаются фотолитографской обработке в процессе изготовления резисторов.

Из других материалов, применяемых для изготовления тонкопленочных резисторов, можно отметить алюминий, металлодиэлектрические смеси (керметы), нитрид тантала и т. д.

Для резисторов, изготовленных методами тонкопленочной технологии, характерно, что они могут работать при напряжениях до нескольких сотен вольт, на частотах до нескольких сотен мегагерц и обладают низкими собственными шумами.

Диффузионные резисторы. Резисторы, формируемые в полупроводниковых интегральных схемах, образуют посредством локальной диффузии примесей в отдельные островки эпитаксиального слоя кремниевой заготовки. Эта операция проводится одновременно с диффузией, в результате которой создаются базовые или эмиттерные области транзисторов, входящих в данную интегральную схему.

Размеры и форму диффузионного резистора задают фотошаблоном (маской) и режимом процесса диффузии. Режим определяет глубину слоя (до *p-n* перехода) и степень легирования слоя. В процессе эмиттерной диффузии, т. е. диффузии, предназначенной для получения эмиттерных областей транзисторов, создаются резисторы с малыми удельными сопротивлениями около 2,5 *ом/квадрат*. В процессе базовой диффузии, для которой характерны меньшие концентрации вводимых примесей (см. рис. 19), создаются резисторы со средними значениями удельного сопротивления (100—300 *ом/квадрат*).

Следует отметить, что удобство одновременного создания резисторов вместе с базовыми или эмиттерными областями транзисторов влечет за собой существенное ограничение: удельные сопротивления слоев при образовании резисторов нельзя задавать произвольно.

Чаще для создания резисторов используют базовую диффузию. На рис. 28 показан диффузионный резистор простейшей формы, образованный базовой диффузией.

Более высокоомные резисторы из того же материала выполняют зигзагообразной формы, с тем чтобы последовательно расположить нужное число квадратов, уместив их в пределах почти квадратного островка

Эквивалентная схема резистора (рис. 28,*в*) учитывает паразитные параметры, в число которых входят распределенный транзистор и распределенные емкости и сопротивления Рассматриваемый резистор использует сопротивление R=4 *ком* слоя типа *p*; он изолирован от остальной схемы *p-n* переходом Последовательность слоев резистора, эпитаксиального слоя (*1* на рис 28,*а*) и подложки (*2* там же) образует паразитный *p-n-p* транзистор со значениями β от 0,5 до 5 (Низкие значения β обусловлены толстой базой этого транзистора (около 20 *мкм*), образованной эпитаксиальным слоем *n*-типа) Малейшие токи утечки от резистора к эпитаксиальному слою усиливаются паразитным *p-n-p* транзистором (так как подложке сообщается самый низкий потенциал схемы с целью изоляции всех

островков); цепь утечки поэтому оказывает нежелательное шунтирующее действие. Для предотвращения любых утечек оба *p-n* перехода должны быть смещены в обратном направлении. С этой целью на эпитаксиальный слой подают наиболее положительный потенциал схемы. На эквивалентной схеме указаны в виде сосредоточенных параметров типичные значения распределенных емкостей переходов и сопротивлений слоев и вводов (для резистора с номиналом 4 *ком*).

В полупроводниковых интегральных схемах можно формировать резисторы с номиналами от 10 *ом* до 50 *ком* и допусками ±10—20%. Этот диапазон номиналов обычно удовлетворяет потребность счетно-решающих устройств, но недостаточен для линейных схем.

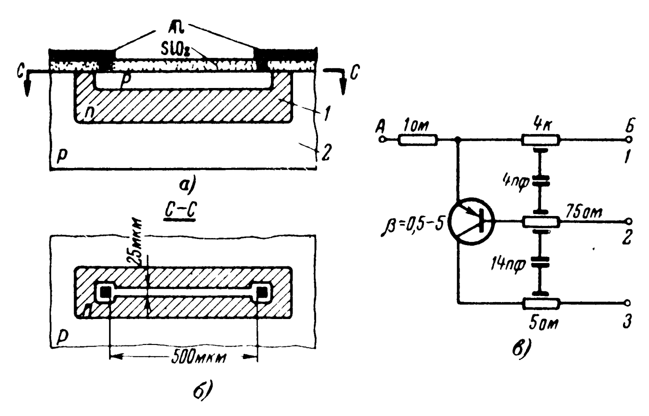


Рис. 28. Диффузионный резистор.

а — поперечное сечение; *б* — форма в плане (под сечением *С-С*); *в* — упрощенная эквивалентная схема резистора.

Наличие паразитных емкостей изолирующих *p-n* переходов влияет на частотные свойства резисторов. Такие резисторы неплохо работают до частот 10—20 *Мгц*. Лучшими частотными характеристиками обладают диффузионные резисторы, выполненные в островках, изолированных слоем двуокиси кремния (см. рис. 17); граничная частота таких резисторов отодвигается до 70—80 *Мгц* и выше.

Температурные коэффициенты сопротивлений диффузионных резисторов интегральных схем составляют $(1 \div 3) \cdot 10^{-3}$ 1/°C и менее, снижаясь с уменьшением удельного сопротивления слоя $\rho_{сл}$. Для $\rho_{сл}=200$ *ом/квадрат* ТКС$\cong 2 \cdot 10^{-3}$ 1/°C.

Максимальное падение напряжения на резисторе не может превышать величины обратного пробивного напряжения *p-n* перехода подложка — эпитаксиальный слой и имеет значение около 20 *в*.

КОНДЕНСАТОРЫ ИНТЕГРАЛЬНЫХ СХЕМ

Конденсаторы, применяемые в интегральных схемах, изготовляют как методами тонкопленочной технологии (тонкопленочные конденсаторы), так и методами планарной технологии (конденсаторы с барьерной емкостью *p-n* перехода). Каждая из названных двух

групп конденсаторов обладает специфическими особенностями и различными возможностями их применения.

Тонкопленочные конденсаторы. Эти конденсаторы состоят из двух проводящих пленок, разделенных пленкой диэлектрика. Одна из проводящих пленок наносится на диэлектрическую подложку, которая может быть стеклянной, керамической или в виде пленки SiO_2.

Основное внимание при разработке тонкопленочных конденсаторов уделяют подбору диэлектрика для конденсатора и технологическим приемам, позволяющим изготовить тонкую диэлектрическую пленку сплошной структуры. В настоящее время в качестве диэлектрика конденсатора наиболее широко используют двуокись кремния (SiO_2), окись тантала (Ta_2O_5) и окись алюминия (Al_2O_3).

К диэлектрику тонкопленочного конденсатора предъявляют ряд важных требований.

Прежде всего диэлектрическая проницаемость ε должна быть по возможности высокой, чтобы конденсатор занимал меньшую площадь.

Диэлектрик конденсатора должен обладать возможно малыми потерями в рабочем диапазоне частот. Типичные значения тангенса угла диэлектрических потерь $\operatorname{tg}\delta$ для тонкопленочных конденсаторов находятся обычно в пределах 0,05—0,007.

Технология изготовления диэлектрических пленок должна обеспечивать создание однородных (сплошных) тонких пленок с минимальной толщиной для повышения удельной емкости конденсатора. Пленки толщиной около 100 Å обычно не удовлетворяют этому требованию, поскольку они содержат большое число мелких отверстий, которые при нанесении второй пленочной пластины конденсатора заполняются металлом, что приводит к короткому замыканию. Обычно используют пленки толщиной около 500 Å, однако и в этом случае изготовление пленок требует соблюдения очень строгого технологического режима, исключающего попадания на подложку пылинок или других загрязнений, в том числе макроскопических частиц, выбрасываемых иногда с поверхности испарителя. Все эти инородные частицы приводят к образованию отверстий в диэлектрической пленке. Разработан ряд технологических приемов, резко снижающих засорение подложек.

К числу важных требований, предъявляемых к диэлектрику конденсатора, относятся: высокая влагостойкость, температурная стабильность и другие требования, определяющие высокую эксплуатационную надежность этого компонента интегральной схемы. В частности, очень хорошими свойствами в отношении влагостойкости обладают двуокись кремния, окись тантала. В ряде случаев качество конденсатора повышают принятием конструктивных мер (защитные пленки, герметизация и др.).

Выбор того или иного диэлектрика для конденсатора обусловлен также выбором технологии изготовления конкретной интегральной схемы.

Конденсаторы с диэлектриком из д в у о к и с и к р е м н и я распространены в настоящее время наиболее широко. Строго говоря, эти тонкопленочные конденсаторы изготавливают посредством совмещенной технологии, поскольку нижней обкладкой конденсатора служит слой, получаемый обычно методом диффузии. Иногда конденсаторы этого вида называют МОП-конденсаторами, так как по структуре они напоминают описанные выше МОП-транзисторы.

При изготовлении конденсатора пленка двуокиси кремния толщиной около 500 Å выращивается на слое кремния *n*- или *p*-типа с низким удельным сопротивлением (0,05 *ом·см*). Сверху на диэлектрик наносится алюминиевая пленка. Структура такого конденсатора в поперечном сечении показана на рис. 29.

Толщина диэлектрического слоя **500 Å** является практически нижним пределом. Применяются такие слои толщиной 800—1 000 Å, при этом типичные значения удельной емкости составляют в среднем 500 *пф/мм²*. Температурный коэффициент конденсатора (ТКЕ) с изолятором из двуокиси кремния лежит в диапазоне $(5 \div 30) \cdot 10^{-6}$ 1/°С. Диэлектрическая проницаемость двуокиси кремния $\varepsilon = 4$.

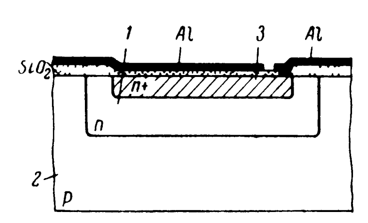


Рис. 29. Структура тонкопленочного конденсатора.

1 — эпитаксиальный слой ($\rho = 0,5$ *ом·см*), 2 — подложка; 3 — диффузионный низкоомный слой.

Конденсаторы с диэлектриком из окиси тантала часто имеют обе пленочные обкладки из тантала; выполняются они обычно методом катодного распыления. Нижняя пленка тантала толщиной 5 000 Å наносится на подложку. Затем путем анодирования танталовой пленки (в электролитической ванне, наполненной щавелевой кислотой, этиленгликолем и водой) получают тонкую диэлектрическую пленку окиси тантала. Второй процесс катодного распыления тантала позволяет получить верхнюю обкладку конденсатора. Иногда верхнюю обкладку выполняют из алюминия или золота.

Высокая диэлектрическая проницаемость тантала ($\varepsilon = 25$) дает большую удельную емкость конденсатора в интегральных схемах, достигающую 4 000 *пф/мм²*; ТКЕ этих конденсаторов около $2 \cdot 10^{-4}$ 1/°С.

Конденсаторы с диэлектриком из о к и с и а л ю м и н и я обладают более высоким пробивным напряжением (20—50 *в*) по сравнению с танталовыми.

Окись алюминия (алунд) получают анодированием пленки алюминия, полученной испарением в вакууме или разложением и осаждением органоалюминиевого соединения. Для предотвращения миграции атомов алюминия в окись алюминия между ними используют прослойки в виде никелевых пленок.

Конденсаторы с диэлектриком из окиси алюминия обладают максимальной емкостью на единицу площади 500—800 *пф/мм²*; максимальная емкость конденсаторов достигает значения 1 000 *пф*. Тангенс угла потерь на частоте 1 *Мгц* около 0,005.

Конденсаторы с барьерной емкостью *p-n* перехода. В этих конденсаторах используются емкости обратно смещенных *p-n* переходов.

Конденсаторы формируются в изолированных островках кремниевой пластины одновременно с формированием транзисторов данной интегральной схемы.

Наиболее широко в качестве конденсатора используется емкость *p-n* перехода между эпитаксиальным слоем (2 на рис. 30,*а*) и об-

ластью базовой диффузии *1* (по транзисторной терминологии это соответствует *p-n* переходу база — коллектор) Из рисунка следует, что кроме верхнего *p-n* перехода, емкость которого используется в качестве полезной (на эквивалентной схеме рис. 30,*б*), этот переход представлен конденсатором *C* и «идеальным» диодом *Д*), существует *p-n* переход между эпитаксиальным слоем *2* и подложкой *3*, играющий паразитную роль (на схеме — конденсатор C_1) и диод $Д_1$, который является паразитным. Резистор *R* на эквивалентной схеме соответствует объемному сопротивлению области *n*-типа (чем выше это сопротивление, тем хуже добротность конденсатора *C*, обычно добротность не превышает 10).

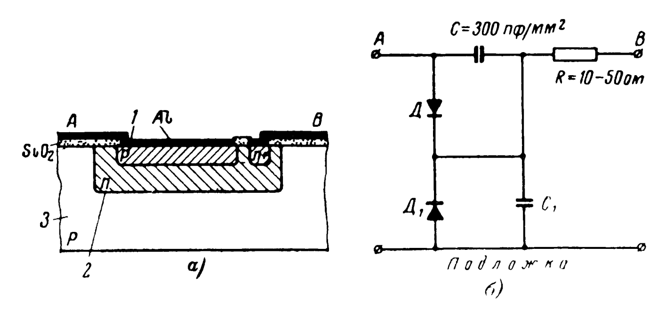


Рис. 30. Структура конденсатора с барьерной емкостью *p-n* перехода: *а*) поперечное сечение, *б*) эквивалентная схема конденсатора

На эквивалентной схеме не изображен в явном виде *p-n-p* транзистор, хотя топологический чертеж содержит *p-n-p* структуру. Однако вследствие того, что на оба *p-n* перехода подано обратное напряжение смещения, каждый переход представлен запертым диодом (*Д* и $Д_1$).

Эффективность рассматриваемого конденсатора как элемента, передающего сигнал в схеме (от точки *А* к точке *Б* на эквивалентной схеме), зависит от отношения C/C_1. Это отношение не удается получить более нескольких единиц, хотя существующее в схеме высокое обратное напряжение на изолирующем переходе подложка — эпитаксиальный слой способствует уменьшению емкости конденсатора C_1.

Обратное напряжение на рабочем переходе с целью повышения отношения C/C_1 задают как можно меньше, поскольку емкость *C* на единицу площади пропорциональна $1/U^n$, где *U* — приложенное напряжение, а показатель *n* изменяется от $^1/_2$ до $^1/_3$ (путем диффузии получают плавные переходы с $n={}^1/_3$, а путем эпитаксиального выращивания — ступенчатые, $n={}^1/_2$).

Емкость на единицу площади конденсатора зависит также от концентрации примесей в полупроводнике, причем определяющую роль играет область *p-n* перехода, имеющая наибольшее удельное сопротивление В рассматриваемом конденсаторе величину емкости определяет сопротивление эпитаксиального слоя, которое обычно составляет 0,5 *ом·см*, что соответствует концентрации фосфора $n\approx$ $\approx 10^{16}$ *см*$^{-3}$. В этом случае достигается максимальная емкость на

единицу площади 320 *пф/мм*^{2} (при $U=0$ *в*). Максимальные емкости конденсаторов не превышают при этом 400 *пф*.

Емкость на единицу площади можно получить несколько большей, если воспользоваться *p-n* переходом, соответствующим переходу эмиттер — база планарного транзистора. При сопротивлении диффузионной области базы $\rho_{сл}=200$ *ом/квадрат* (до диффузии в область эмиттера) можно получить значения емкости до 1 400 *пф/мм*^{2} при $U=0$ *в*, однако напряжение пробоя таких конденсаторов не превышает 5—6 *в*.

Иногда с целью повышения емкости конденсатора прибегают к параллельному соединению двух переходов транзистора (эмиттер замыкают с коллектором, а вторым выводом конденсатора служит база).

Конденсаторы в виде обратно включенных *p-n* переходов широко применяются в схемах, работающих на частотах до 10 *Мгц*, если этому не препятствует большой разброс по допускам на номинальную емкость, достигающий ±20%, и зависимость емкости от напряжения.

Применение этих конденсаторов ограничено в высокочастотных схемах, в переключающих устройствах и особенно в линейных схемах, требующих больших номиналов емкости.

ФЕРРОМАГНИТНЫЕ ПЛЕНКИ И ИНДУКТИВНЫЕ КОМПОНЕНТЫ ДЛЯ ИНТЕГРАЛЬНЫХ СХЕМ

Разработан ряд технологических приемов, позволяющих формировать в интегральных схемах ферромагнитные пленки толщиной от нескольких сотен ангстрем до нескольких тысяч ангстрем. Наряду с вакуумным напылением используется химическое осаждение и другие методы.

Важной областью применения таких пленок является техника запоминающих устройств и логических элементов вычислительных машин. Преимущество применения магнитных пленок по сравнению с массивными магнитными элементами состоит не только в резком снижении габаритов аппаратуры, но также в существенном повышении ее быстродействия. Это связано с тем, что скорость перемагничивания магнитных пленок можно сделать на два-три порядка выше скорости перемагничивания, например, миниатюрных ферритовых тороидов. Кроме того, имеется возможность использования магнитных пленок в запоминающих устройствах с чтением без разрушения информации (за счет магнитных свойств), что существенно увеличивает быстродействие таких устройств.

В качестве ферромагнитных материалов для нанесения тонких пленок используется никель, железо, кобальт, а также сплавы, например Fe—Ni (80% Ni, 20% Fe) или Fe—Ni—Mo (80% Ni, 17% Fe, 3% Mo). Так, например, при химическом восстановлении никеля и кобальта из гипофосфата осаждается пленка с химическим составом: 63% Ni, 35% Co и 2% P. Коэрцитивная сила таких пленок в зависимости от условий изготовления может регулироваться в пределах от 0,2 до 5 *э*.

В качестве подложек для магнитных пленок могут быть использованы как металлы (алюминий, серебро и др.), так и диэлектрики (стекло, пластик).

К технологическим особенностям формирования магнитных пленок относится то, что материалы осаждаются, как правило, на горячую подложку и обязательно в присутствии магнитного поля. Тем-

пературы подложек обычно составляют 250—450° С; магнитное поле напряженностью в несколько сотен эрстед создают в направлении, совпадающем с плоскостью пленки.

Пленки, выращенные при соблюдении этих условий, приобретают доменную структуру, ориентированную вдоль внешнего магнитного поля. Это относится к пленкам толщиной 1 000—6 000 Å. Доменная структура более тонких пленок не отличается хорошей упорядоченностью. К тому же с уменьшением толщины пленки магнитные свойства пленок ухудшаются, а при толщине 20—30 Å исчезают совсем.

Для практических целей пригодны ферромагнитные пленки толщиной от 0,1 *мкм* до нескольких микрон.

Полезной особенностью ряда ферромагнитных пленок является наличие прямоугольной петли гистерезиса при определенной ориентации внешнего магнитного поля относительно пленки.

Имеется много конструктивных вариантов формирования пленок: прямоугольные и круглые плоские пленки, двухслойные плоские пленки, цилиндрические пленки на стержнях и т. д. Конкретное оформление магнитных пленок определяется требованиями к аппаратуре, в которой они используются.

До сих пор не предложено метода создания индуктивных компонентов интегральных схем, основанного на локализации магнитного поля в полупроводнике. В твердых схемах использование пленочных индуктивностей затруднено вследствие нарушения однородности технологического процесса и монолитности интегральной схемы.

Вследствие этого появилось большое количество разработок, направленных на создание индуктивных компонентов интегральных схем, представляющих по своим функциям аналоги катушек индуктивностей.

Для создания аналогов индуктивностей наиболее часто применяются методы, основанные на использовании внутренней обратной связи в активных компонентах или обратной связи, создаваемой схемным путем. Физические процессы в таких индуктивных компонентах и в обычных катушках индуктивности различны, но в обоих элементах при воздействии переменного сигнала запаздывание по фазе тока относительно приложенного напряжения близко к $\pi/2$.

Однако в настоящее время еще не созданы аналоги индуктивных катушек по всем параметрам, пригодные для создания на их базе индуктивных компонентов интегральных схем. Поэтому в интегральных схемах применяются в основном навесные индуктивные элементы, выполняемые в виде миниатюрных тороидальных катушек индуктивности.

ТОНКОПЛЕНОЧНЫЕ ГИБРИДНЫЕ И ПОЛУПРОВОДНИКОВЫЕ ИНТЕГРАЛЬНЫЕ СХЕМЫ

Еще не так давно тонкопленочная микроэлектроника считалась одним из наиболее перспективных направлений. Такое мнение основывалось на предположении, что в перспективе возможно будет получить сложные схемы в едином технологическом цикле, допускающем полную автоматизацию.

Однако все усилия по созданию тонкопленочных активных компонентов успеха не имели. Это обстоятельство объясняется тем, что в тонкопленочном исполнении активные элементы имеют очень большое отношение поверхности к объему. Как известно, основной при-

чиной нестабильности полупроводниковых приборов является нестабильность поверхности полупроводников, обусловленная различными обменными реакциями с окружающей средой и миграцией адсорбированных атомов вдоль поверхности пленки.

Скорость перемещения атомов по поверхности и по межкристаллическим прослойкам на несколько порядков выше, чем в объеме твердого тела. Поэтому маловероятно получение на пленках активных компонентов со стабильностью, близкой к стабильности обычных транзисторов, основанных на известных в настоящее время физических принципах. Создание пленочных активных элементов потребует проведения еще многих трудоемких исследований, а технология их изготовления, по-видимому, вряд ли будет простой и дешевой. Поэтому в настоящее время в тонкопленочных интегральных схемах применяются навесные бескорпусные транзисторы. В навесном исполнении применяются также и индуктивные элементы тонкопленочных интегральных схем. Индуктивности малых номиналов изготавливаются иногда печатным способом. Тонкопленочная интегральная схема с навесными элементами называется гибридной тонкопленочной интегральной схемой.

В результате достижения высокой твердости, однородности и стабильности пленок и их хорошей адгезии к подложке интегральная тонкопленочная схема без навесных элементов представляет собой монолитную структуру, надежность которой практически равна надежности одного пассивного компонента, выполненного по той же технологии. Такие интегральные схемы допускают повышение степени интеграции до нескольких сотен, а в перспективе — до нескольких тысяч при сохранении или даже повышении общей надежности схемы. Интенсивность отказов таких интегральных схем оценивается в настоящее время величиной $\lambda_{и\ с} = 10^{-7} \div 10^{-8}$ $1/ч$.

Навесные элементы нарушают принцип интеграции, поэтому гибридные схемы нельзя считать строго интегральными. Иногда их по этой причине не относят к интегральным схемам и называют микросхемами. Навесные элементы снижают общую надежность гибридной схемы в силу появления сварных контактов и затрудняют повышение уровня технологической интеграции. Навесные элементы ограничивают также возможности повышения плотности упаковки.

В связи с этим, как показывает анализ изменений в зарубежной электронике, доля гибридных схем уменьшается в общем объеме производства интегральных схем. Применение таких схем останется перспективным, по-видимому, только для устройств с относительно небольшим числом активных элементов.

Значительно большую перспективу имеют полупроводниковые интегральные схемы, выполняемые в монокристалле кремния. Особенно это относится к схемам, не содержащим индуктивностей.

Одним из основных источников отказов схем являются отказы полупроводниковых приборов, которые в значительной мере связаны с поверхностными явлениями в полупроводнике. Планарная технология обеспечивает очень высокую стабильность поверхности полупроводника (кремния) за счет высокой стойкости слоя SiO_2. Надежность планарных устройств настолько высока, что в отдельных случаях их можно использовать без защитных корпусов.

Соединения между компонентами интегральных схем осуществляются посредством тонкой пленки алюминия, которая наносится на поверхность двуокиси кремния, покрывающего полупроводник. На-

дежность связей трех сред, образующих интегральные схемы, Si, SiO_2 и Al на поверхностях их раздела весьма высока

В связи с тем, что все компоненты полупроводниковых интегральных схем формируются в результате общих технологических процессов и размеры интегральных схем весьма малы, свойства

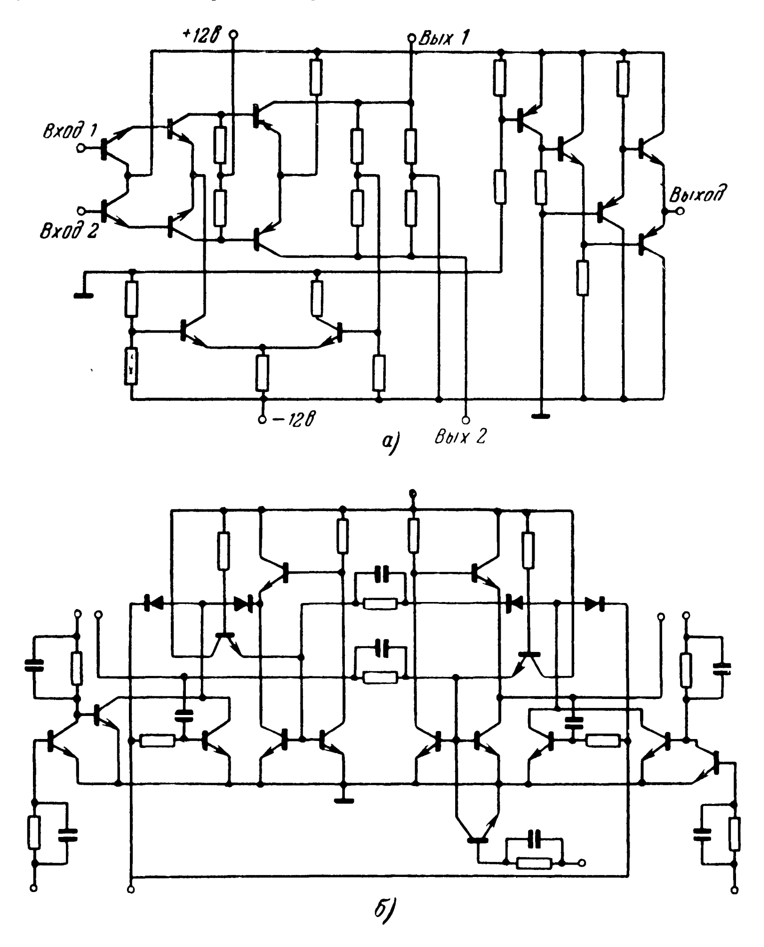


Рис. 31 Примеры схем, реализуемых в интегральном исполнении. *а* — операционный усилитель; *б* — триггер.

структуры всех компонентов оказываются взаимозависимыми. Поэтому вероятность появления дефектов в каком-то объеме схемы, могущих стать источником отказов этой части независимо от других частей, очень мала. Близкое же расположение компонентов приводит к тому, что тепловые, химические и другие факторы воздейству-

ют одновременно на все компоненты схемы. Поэтому вероятность отказа одного компонента схемы при исправных остальных компонентах очень мала, и вся интегральная схема ведет себя как один компонент.

В результате этого надежность интегральных схем даже с высокой степенью интеграции близка к надежности одного планарного транзистора. Различие в надежности будет определяться различием в числе выводов и в сложности внутренних соединений.

В настоящее время существуют интегральные схемы с надежностью, оцениваемой $\lambda_{и\,с}=10^{-8}$ $1/ч$. В перспективе увеличение надежности до $\lambda_{и\,с}=10^{-9}$ $1/ч$

Рис. 32. Внешний вид базового кристалла полупроводниковой интегральной схемы с образованными в них 12 компонентами (7 транзисторов и 5 резисторов). Размеры кристалла 3×3×0,4 *мм*.

На первом этапе развития полупроводниковой интегральной микроэлектроники наибольшее распространение получили логические интегральные схемы. В настоящее время выпускаются различные типы функционально полных наборов логических схем: с *RC*-связями, диодно-транзисторные, транзисторно-транзисторные, токовые переключатели и др. Кроме логических схем, появляется все более полная номенклатура интегральных импульсных схем и линейных схем. Появились сообщения о мощных интегральных схемах, таких, как усилители мощностью несколько десятков ватт и др.

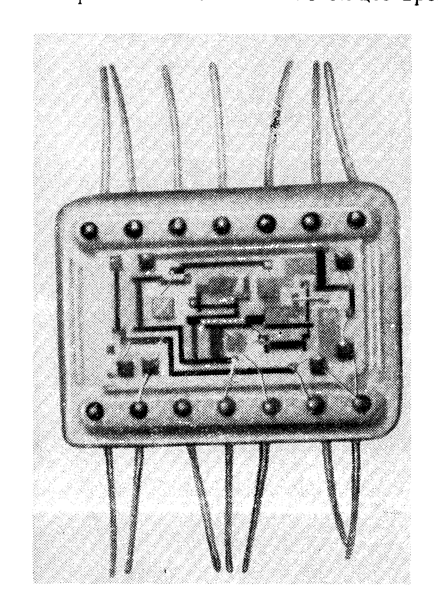


Рис. 33. Внешний вид гибридной интегральной тонкопленочной схемы Размеры базовой пластины 15×7 *мм*

На рис. 31 приведены примеры схем, реализуемых в интегральном исполнении, а на рис. 32 приведен внешний вид базового кристалла полупроводниковой интегральной схемы с образованными в островках компонентами.

На рис. 33 изображен внешний вид гибридной интегральной тонкопленочной схемы со снятым защитным кожухом. Видны навесные транзисторы.

ТОНКОПЛЕНОЧНЫЕ КРИОГЕННЫЕ ИНТЕГРАЛЬНЫЕ СХЕМЫ

Работа тонкопленочных интегральных криогенных схем основана на использовании эффекта сверхпроводимости, который заключается в практически полном исчезновении сопротивления электрическому току в некоторых проводящих материалах при понижении температуры за некоторое критическое значение, которое обычно равняется нескольким градусам по абсолютной шкале. К таким материалам относятся свинец, индий, олово, тантал, ниобий и другие металлы и сплавы. Значения критических температур отличаются на несколько градусов для различных сверхпроводников.

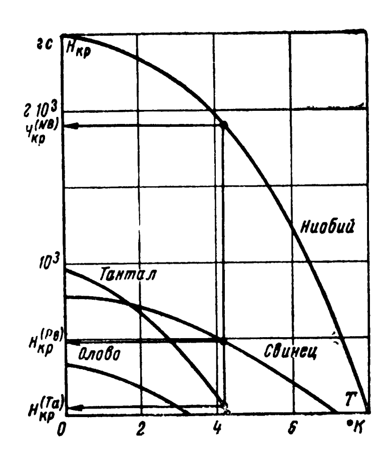


Рис. 34. Зависимость критического напряжения магнитного поля от температуры для сверхпроводящих материалов.

Сверхпроводящее состояние материала может быть разрушено достаточно сильным магнитным полем. Зависимости критической напряженности $H_{кр}$, при которой происходит разрушение сверхпроводимости, от температуры для некоторых металлов приведены на рис. 34. Область, лежащая выше кривой $H_{кр}(T)$, для данного металла является областью нормальной проводимости ($\rho>0$), а область, лежащая ниже этой кривой, является областью сверхпроводимости ($\rho=10^{-23}$).

С использованием явления сверхпроводимости можно создать переключатель, осуществляющий коммутацию электрических цепей посредством изменения сопротивления цепи. Такой криогенный переключатель называется криотроном и состоит всего из двух проводников, изолированных друг от друга, один из которых называется вентилем, а другой — затвором. Затвор представляет собой элемент, управляющий проводимостью вентиля.

В тонкопленочном исполнении криотрон представляет собой две пересекающиеся (или наложенные параллельно друг на друга) тонкие проводящие пленки на диэлектрической подложке, изолированные между собой тонким слоем диэлектрика (SiO_2, например), (рис. 35).

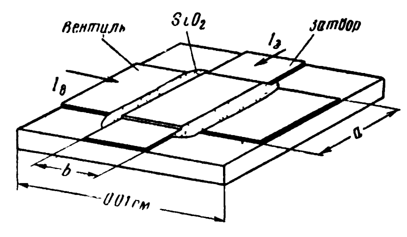


Рис. 35. Тонкопленочный криотрон.

Изготовление такого криотрона осуществляется методами тонкопленочной технологии. Устройство, собранное на криотронах, погружается в среду, имеющую температуру ниже критических температур материалов обеих пленок.

Переход вентиля из сверхпроводящего состояния в состояние нормальной проводимости осуществляется в криотроне под управлением магнитного поля затвора, образованного протеканием тока затвора $I_з$. Для вентиля и затвора подбирается пара сверхпроводников таким образом, чтобы критическая напряженность $H_{кр}$ магнитного поля для затвора была больше, чем для вентиля. Так, например, из рис. 34 видно, что такими парами могут быть ниобий — тантал, свинец — олово. При таком выборе материалов изменением тока затвора можно управлять проводимостью вентиля при сохранении затвора в сверхпроводящем состоянии, т. е. затрачивая минимальную мощность на управление. Кроме того, для уменьшения величин управляющих токов в криотронах и для получения более простой охлаждающей системы для криотронов подбирают такую пару сверхпроводников, которые имеют по возможности наименьшее значение $H_{кр}$ при наибольших значениях температуры.

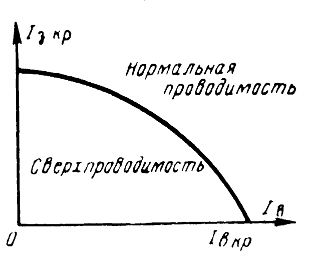


Рис. 36. Зависимость критического тока затвора криотрона от тока вентиля.

При увеличении тока затвора до значения $I_з=I_{з\ кр}$, соответствующего напряженности $H_{кр}$ вентиля, последний перейдет в состояние нормальной проводимости, его сопротивление станет конечным. Но такое же изменение состояния вентиля может быть достигнуто и под действием магнитного поля, создаваемого током вентиля, если величина этого тока достигнет критического значения $I_{в\ кр}$, соответствующего $H_{кр}$ вентиля. Если ток вентиля больше нуля, но меньше критического значения, то изменение проводимости вентиля будет происходить при значениях тока затвора меньших, чем при $I_в=0$, так как достижение напряженности поля $H_{кр}$ будет облегчено. В силу этого зависимость критического значения тока затвора от тока вентиля носит характер, приведенный на рис. 36.

Для того чтобы посредством одного криотрона можно было управлять другими без дополнительного усиления, необходимо, чтобы ток затвора, осуществляющий переключение проводимости вентиля, был меньше тока вентиля, осуществляющего ту же функцию. Это условие будет выполняться в том случае, если ток $I_з$ будет создавать большие напряженности магнитного поля, чем ток $I_в$. А это в свою очередь возможно, если ширина пленки вентиля будет больше ширины пленки затвора. В первом приближении величина статического коэффициента усиления по току криотрона определяется отношением

$$k=\frac{I_в}{I_з}\approx\frac{a}{b}.$$

В этом равенстве ток $I_в$ соответствует критическому значению при $I_з=0$, а ток $I_з$ — критическому значению при $I_в=0$. При выполнении неравенства $a>b$ (рис. 35) получим $k>1$.

Переход из сверхпроводящего состояния вентиля криотрона в состояние проводимости и обратно (переключение проводимости) осуществляется менее чем за 1 *нсек* (10^{-9} *сек*). Но время переключения

криотрона больше, оно определяется переходным процессом установления тока вентиля и может быть оценено величиной $3L/R$, где L/R— постоянная времени криотрона, а L и R—индуктивность и сопротивление вентиля в состоянии нормальной проводимости.

Для увеличения скорости переключения криотрона необходимо уменьшать L и увеличивать R. Тонкопленочный вариант криотрона и позволяет достигнуть этого наилучшим образом. Площадь криотрона составляет тысячные доли квадратного сантиметра и меньше. При этом индуктивности криотрона предельно малы. Кроме того, малые значения L обеспечиваются непосредственной близостью пленок вентиля и затвора. А увеличения сопротивления пленки в известных пределах можно добиться уменьшением ее толщины и ширины.

В настоящее время существуют криотроны, время переключения которых не превышает 10 *нсек*. Это весьма существенно для получения высокого быстродействия устройств, собранных на криотронах, поскольку, как и для любых устройств, быстродействие всего устройства по мере увеличения его сложности будет уменьшаться по сравнению с быстродействием одного составляющего его элемента.

На криотронах выполняются различные устройства ЦВМ: ячейки памяти, логические элементы, триггеры, регистры, арифметические устройства и т. д. На криотронах могут быть полностью выполнены и ЦВМ.

Криотроны обладают простотой конструкции, высоким быстродействием, отличными характеристиками переключения и высокой компактностью. Особенно ценным свойством для микроминиатюризации криотронных устройств является их малая мощность рассеивания. В равновесном сверхпроводящем состоянии криотрон совсем не рассеивает мощность, а количество рассеиваемой мощности за время переключения весьма мало. Так, для схемы, содержащей 10^6 криотронов, частота переключения каждого из которых равна 10 *Мгц*, рассеиваемая мощность составляет всего около 1 *вт*. Для обеспечения при такой выделяемой мощности неизменной температуры рабочей среды необходимо затрачивать около 1 000 *вт* мощности охлаждающего устройства. Использование холодильников с замкнутым циклом стоит сравнительно недорого, они могут изготовляться компактными и высоконадежными. Поэтому криогенная электроника позволит строить системы высокой функциональной сложности.

Но для этого необходимо еще добиться высокой надежности криотронных устройств. Такие устройства как регистры и сумматоры производятся по тонкопленочной технологии целиком на одной подложке за один технологический цикл. Для повышения надежности криотронных устройств, так же как и для любой интегральной схемы, необходимо повышать степень интеграции схемы. А это в криогенной электронике сопряжено с теми же затруднениями, как и для прочих интегральных схем.

Для цифровых интегральных криотронных схем пригоден метод построения универсальных вычислительных сред, позволяющий достигать высоких степеней интеграции их. Поэтому можно ожидать прогресса в области цифровой криогенной электроники.

Но, кроме того, имеется еще один существенный фактор, определяющий большой интерес, проявляемый к криотронным системам— высокая потенциальная надежность криотронных устройств, которая обусловлена тем, что они работают в среде со стабильными параметрами, например в среде жидкого гелия. Поэтому можно считать,

что криотронные устройства практически полностью законсервированы. Внешние воздействия на них исключены, а внутренние перегревы отсутствуют.

Высокая потенциальная надежность криогенных интегральных схем, возможность достижения высоких степеней интеграции, малая потребляемая энергия и дешевизна массового изготовления, по-видимому, позволят строить ЦВМ, сложность которых значительно превысит 10^7 криотронов.

СОЕДИНЕНИЯ В ИНТЕГРАЛЬНЫХ СХЕМАХ

Надежность внутренних и внешних соединений интегральных схем в значительной мере влияет на надежность устройств, построенных на интегральных схемах.

Соединение большого количества интегральных схем в модульные устройства посредством многослойного печатного монтажа при увеличении плотности аппаратурной упаковки ставит задачу миниатюризации таких соединений и повышения их надежности. Существует также необходимость повышения производительности сборки и монтажных операций в условиях резкого увеличения сложности монтажной схемы. Это может быть достигнуто автоматизацией и программированием сборки.

Кроме того, применяющиеся методы соединений должны обеспечивать достаточную электрическую развязку между каналами, а также возможность замены устройств, собранных на интегральных схемах, без снижения надежности вновь образуемых соединений. Все это делает проблему соединений комплексной и достаточно сложной.

Существенное уменьшение объема соединений интегральных схем и повышение их надежности позволило бы в известной степени использовать «обезличенные» интегральные схемы с высокой степенью интеграции. Применение «обезличенных» интегральных схем с высокой степенью интеграции вместо специализированных схем с малой степенью интеграции, заключенных в отдельные корпуса, даст выигрыш в аппаратурной плотности упаковки. А при определенных условиях возможен и выигрыш в надежности.

В настоящее время применяются различные технические методы соединения различных материалов при образовании электрических контактов.

Так, микропечатный монтаж соединяется с коваровыми контактами или золотой проволокой посредством контактной программированной электросварки, сварки электронным лучом или групповой пайкой горячим газом. Золотая проволока соединяется с плоской контактной площадкой посредством термокомпрессии, лазерной или ультразвуковой сваркой. Плоские контактные площадки на поверхности полупроводника соединяются напылением металлов в вакууме, а серебро, вожженное в керамику с металлическими контактами, соединяется контактной программированной электросваркой. Применяются и другие методы соединений.

В настоящее время достигнуты высокие надежности таких соединений. Так, например, контакт, образуемый методом термокомпрессии золотого проводника к контактной площадке на поверхности кремния или сваркой этого же проводника с внутренним выводом металлостеклянного корпуса, имеет интенсивность отказов $\lambda = 5 \cdot 10^{-10}$ $1/ч$. В интегральной схеме, имеющей 20 таких контактов, интенсивность отказов последних будет равна $20 \cdot 5 \cdot 10^{-10} = 10^{-8}$ $1/ч$.

Интенсивность отказов контактов, соединяющих компоненты интегральной схемы и полученных методом напыления алюминия с последующей термообработкой, весьма мала. Например, в интегральной схеме, имеющей 20 внутренних соединений, общая интенсивность отказов их $\lambda = 10^{-8}$ $1/ч$, что в пересчете на одно соединение дает $\lambda = 5 \cdot 10^{-10}$ $1/ч$.

Ожидается, что хорошие результаты в решении проблемы соединений интегральных схем между собой дадут методы оптоэлектроники.

В настоящее время разработаны методы создания оптоэлектронных преобразователей электрических сигналов в световые и обратно. Такие преобразователи могут хорошо совмещаться с интегральной схемой, т. е. включаться в нее в качестве компонентов.

Выходные электрические сигналы одной интегральной схемы преобразуются оптоэлектронными преобразователями в световые и передаются на вход другой интегральной схемы. Необходимые же перераспределение и передача световых сигналов осуществляются специальной матрицей, состоящей из светопроводов. Светопроводы представляют собой волокнистые световоды, допускающие высокие степени микроминиатюризации. Такая матрица монтируется между интегральными схемами, образуя необходимые связи между ними.

Контакты оптических поверхностей высокостабильны по отношению к пропускаемому импульсу света, а надежная оптическая изоляция волокон — светопроводов обеспечивает исключение паразитных связей между каналами.

Если удастся найти простое решение надежного прецизионного соединения интегральных схем с оптической матрицей, то будут созданы конструкции соединений, наилучшим образом удовлетворяющие предъявляемым к ним требованиям. На этой основе могут быть созданы и разъемные соединения, поскольку оптические контакты устойчивы к воздействию внешней среды.

БЫСТРОДЕЙСТВИЕ, РАЗМЕРЫ КОМПОНЕНТОВ И ПЛОТНОСТЬ УПАКОВКИ ИНТЕГРАЛЬНЫХ СХЕМ

Быстродействие РЭА в целом зависит как от качества реализованного в ней алгоритма переработки информации, так и от быстродействия отдельных его устройств. Но при любом алгоритме работы устройства, если информация перерабатывается дискретным образом, то время $t_п$ прохождения сигнала через устройство определяет и наибольшую возможную тактовую частоту $f_г \leqslant 1/t_п$.

Величина интервала $t_п$ определяется в конечном счете запаздыванием сигнала в цепях связи и запаздыванием сигнала в элементах и компонентах устройства.

Запаздывание сигналов в цепях связи определяется величинами индуктивностей и емкостей конструкции, которые при уменьшении габаритов устройства уменьшаются. Поэтому микроминиатюризация устройств открывает определенные возможности повышения быстродействия РЭА.

Наибольшее расстояние, которое проходит свет за 1 *нсек*, равно 33 *см*. Поэтому если бы скорость распространения сигнала в устройстве, имеющем кубическую форму, равнялась предельной величине — скорости света, то при тактовой частоте $f_г = 10^9$ *гц* при условии, что наибольшая длина пути в таком кубе равна трем его сторонам, величина ребра куба не должна превышать 11 *см*.

В реальном устройстве скорость распространения сигнала в $\sqrt{\varepsilon}$ раз меньше скорости света, где ε — диэлектрическая постоянная среды, в которой распространяется сигнал. Вследствие этого ребро нашего кубического устройства для обеспечения тактовой частоты работы, равной 10^9 *гц*, должно составлять $11\sqrt{\varepsilon}$ *см.*

Кроме цепей связи, устройство содержит также активные и пассивные компоненты, в которых происходит также задержка сигналов вследствие запаздывания относительно входного сигнала развития электрофизических процессов.

Предположим, что сигнал в устройстве проходит по цепочке последовательно соединенных усилителей, имеющих форму куба и плотно прилегающих друг к другу. Запаздывание, вносимое каждым таким усилителем, определяется временем $t_з$, а плотность упаковки усилителей в устройстве равна N.

При этих условиях на 1 *см* разместится $\sqrt[3]{N}$ таких компонентов, а общая задержка в цепочке, составленной из усилителей, на длине l определится равенством

$$t_{з.у} = t_з \sqrt{l \sqrt[3]{N}}.$$

Полагая, что устройство имеет форму куба с ребром 11 *см* и наибольший путь распространения сигнала 33 *см* (три ребра куба), а также принимая $N=10^6$ элементов в 1 $см^3$ и $t_з=5$ *нсек*, получаем по приведенной формуле $t_{з\,у}=0{,}288$ *мксек*. При этом тактовая частота не может быть выше $f_т=1/t_{з\,у}=3{,}47$ *Мгц*.

Полученное значение тактовой частоты в рассмотренном примере значительно ниже предельной и равно 10^9 *гц*. Это означает, что быстродействие устройства в конечном счете определяется быстродействием его компонентов и плотностью их упаковки и габаритами устройства (его сложностью).

Для увеличения быстродействия устройства необходимо уменьшать его размеры. Но увеличение плотности упаковки компонентов приведет к увеличению запаздывания сигнала в последовательно соединенных компонентах. С этим можно бороться посредством уменьшения запаздывания сигнала в компоненте схемы. Минимальная величина такого запаздывания составляет в настоящее время для лучших компонентов несколько наносекунд. Но и при таких значениях запаздывания сигнала увеличение плотности упаковки компонентов существенно ограничит быстродействие устройства.

Для увеличения быстродействия такие устройства, по-видимому, станет выгодно строить по принципу наибольшей пропускной способности. Для этой цели необходимо организовать структуру таким образом, чтобы можно было подавать на вход устройства новые сигналы, не ожидая, пока предыдущие сигналы появятся на выходе. Для этого устройство должно обладать достаточным объемом памяти, необходимым для запоминания информации после каждой операции ее обработки. В этом случае тактовый период работы устройства может быть приближен к времени запаздывания, вносимого одним компонентом.

Рассмотрим физические ограничения, определяющие минимальные размеры компонентов интегральных схем. К их числу относятся: ограничения, обусловленные флуктуациями примесей полупроводника, флуктуациями размеров компонентов, эффектом сильного поля, шумами, космическим излучением и другими факторами.

В микроскопических объемах материала интегральных схем концентрация носителей заряда различна из-за статистического распределения примесей. Если для создания компонентов интегральных схем используются области малого объема, то из-за статистического отклонения концентрации примесей значение того или иного параметра компонента (например, сопротивления его) не равно в точности номинальному a_N и отличается от него на величину Δa_N. При этом чем меньше объем компонента, тем больше возможно относительное отклонение $\Delta a_N/a_N$ от номинального значения параметра.

Но если отклонение какого-либо параметра от номинального превысит норму, то компонент не сможет выполнять свои функции. Таким образом, флуктуации легирующих примесей приводят к ограничению минимально возможных размеров компонентов по какому-либо параметру.

Любая технология изготовления интегральных схем дает конечную точность фиксирования размеров компонентов. По мере уменьшения размеров компонентов возрастает относительная величина отклонения их размеров, вызываемая размытостью, неопределенностью их границ. Это и ограничивает минимальные размеры компонентов.

При больших напряженностях электрических полей в полупроводниках может иметь место отступление от закона Ома, вызванное увеличением подвижности носителей. Это может также вызвать изменение электрических параметров компонентов и накладывает ограничения на минимальные размеры их.

Шумы в материалах интегральных схем, вызываемые флуктуациями носителей тока, эквивалентны флуктуациям сопротивления компонента, что также ограничивает его минимальные размеры.

Прохождение космических частиц через компонент приводит к изменению концентрации носителей в микрообъемах, а следовательно, к отклонению различных параметров компонентов от их номинальных значений.

Произведенный приближенный анализ влияния этих факторов на величину отклонения параметров компонентов от их номинальных значений показал, что если ограничиться кубической формой компонентов и допустимым отклонением параметра в 10% от номинального, то факторами, ограничивающими минимальные размеры компонентов, являются краевое размытие и космические лучи.

На рис. 37 представлены возможные значения ребра $d_{мин}$ куба компонента и соответствующие им плотности упаковки компонентов в зависимости от удельного сопротивления полупроводникового материала. Области допустимых значений $d_{мин}$ и N лежат выше заштрихованных линий.

Но не только рассмотренные причины определяют минимальные размеры компонента. Поскольку компоненты в интегральной схеме имеют плотную упаковку, то необходимо учитывать и фактор теплового рассеивания. Микроминиатюризация должна сопровождаться уменьшением уровня потребляемой компонентом мощности и организацией соответствующего теплоотвода.

Минимальные напряжения, которые могут, например, использоваться в плоскостных полупроводниковых приборах в режиме переключения, определяются неравенством $U_{мин} \gg \varphi_т$. Величина температурного потенциала полупроводника при комнатной температуре $\varphi_т = 0{,}025$ *в*. Полагая $U_{мин} = 10\,\varphi_т$, получаем $U_{мин} = 0{,}25$ *в*. Существующая минимальная величина $U_{мин}$ определяет в известной мере

и достижимый минимальный уровень рассеиваемой в компоненте мощности.

Поскольку в интегральных схемах широкое распространение находят *p-n* переходы, то существенное влияние на величину рассеиваемой мощности оказывает и величина обратного тока I_0 *p-n* перехода. Если *p-n* переход заперт напряжением U_0, то величина рассеиваемой в нем мощности $P_p = I_0 U_0$. Даже при весьма малых величинах обратных токов при большом количестве применяемых в одной интегральной схеме *p-n* переходов суммарная рассеиваемая мощность может являться фактором, ограничивающим минимальные размеры компонентов.

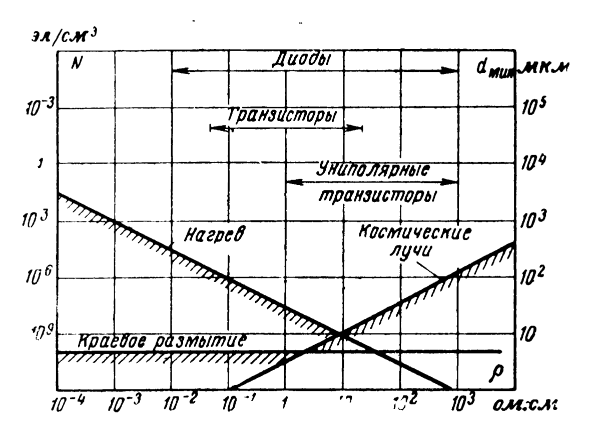


Рис. 37. Зависимость значений ребра $d_{мин}$ компонента кубической формы и соответствующих им физических плотностей упаковки компонентов от удельного сопротивления полупроводникового материала при различных ограничивающих факторах. Область допустимых значений $d_{мин}$ и N лежит выше верхних заштрихованных линий.

Реальный обратный ток кремниевого *p-n* перехода в тысячи раз меньше обратного тока германиевого *p-n* перехода и может составлять тысячные доли микроампера. Соответственно и мощности рассеивания кремниевых *p-n* переходов меньше, а возможности микроминиатюризации больше.

Кроме того, малые обратные токи позволяют работать с большими коэффициентами усиления при значительно меньших токах перехода.

Рассмотренные обстоятельства являются одной из причин выбора кремния в качестве материала для интегральных схем.

Приближенный расчет показывает, что ограничения по рассеиваемой мощности компонента имеют существенное значение при малых удельных сопротивлениях материала (рис. 37). На этом рисунке нанесена линия «Нагрев», ограничивающая минимальные размеры кремниевого компонента при допустимом перепаде температуры 20° С и некоторых частных значениях других факторов.

Из этого рисунка видно, что для кремниевых транзисторов, имеющих $\rho=10$ *ом·см*, существует минимальный размер ребра куба, представляющего компонент, $d_{мин}=10$ *мкм*, что соответствует плотности упаковки 10^9 элементов в 1 $см^3$. Такая плотность упаковки компонентов превышает плотности упаковки нейронов человеческого мозга, составляющую 10^7 нейронов в 1 $см^3$.

При $\rho=10$ *ом·см* объем компонента должен быть увеличен для обеспечения необходимой устойчивости к космическому облучению, а при $\rho<10$ *ом·см* — по причине увеличения за допустимый предел температуры в результате повышения мощности рассеивания.

Рассеиваемая в компоненте мощность и быстродействие его связаны между собой определенной зависимостью. Как известно из теории транзисторов, например, для усилительного или логического каскада увеличение рабочей частоты приводит к увеличению мощности, рассеиваемой в схеме. Поэтому увеличение быстродействия полупроводниковой интегральной схемы вступает в противоречие с возможностями ее микроминиатюризации.

Для современных интегральных схем значения рассеиваемой мощности лежат в широких пределах от 0,1 до 100 *мвт*. Разрабатываются схемы с мощностью рассеивания от 1 до 10 *мквт* и ведутся исследования схем в нановаттном диапазоне

Степень достигнутой миниатюризации интегральных схем характеризуется достигнутой плотностью упаковки ее компонентов. При этом необходимо различать плотности упаковки физическую, схемную и аппаратурную.

Физическая плотность упаковки определяется отношением объема базовой пластины интегральной схемы к среднему объему одного компонента. В настоящее время физическая плотность упаковки превысила 10^4 компонент в 1 $см^3$.

Схемная плотность упаковки вычисляется с учетом объемов межсоединений, пассивной подложки и корпуса, а аппаратурная плотность упаковки — с учетом объемов монтажных плат и прочих конструкций, в которые входят все интегральные схемы данной аппаратуры.

Схемная плотность упаковки сейчас составляет около 10^3, а аппаратурная — 10^2 компонент в 1 $см^3$. Приведенные цифры относятся к полупроводниковым интегральным схемам. Для гибридных схем они будут несколько ниже.

Эти цифры позволяют сделать вывод, что дальнейшее уменьшение габаритов аппаратуры не требует обязательного уменьшения компонентов, поскольку полезный объем их занимает лишь несколько процентов от полного объема аппаратуры. Для дальнейшего повышения аппаратурной плотности упаковки необходимо повышать степень интеграции интегральных схем Тогда объем вспомогательных конструкций будет уменьшаться.

В последние годы компоненты полупроводниковых интегральных схем имеют следующие минимальные размеры. Диаметр коллектора транзистора 15—20, размеры эмиттера 1—2, толщина базы 0,2—0,5 *мкм*. Разрешающая способность основного лимитирующего технологического процесса — фотолитографии — лежит в пределах 0,2—0,5 *мкм*. Эти цифры еще раз подчеркивают тот факт, что дальнейшее повышение аппаратурной плотности упаковки возможно за счет повышения степени интеграции интегральных схем. Последнее же возможно по мере продвижения в решении ранее рассмотренных проблем.

ИНТЕГРАЛЬНЫЕ ОДНОРОДНЫЕ СТРУКТУРЫ

В настоящее время много пишется о том, что интегральные схемы сделали возможным построение сложной РЭА с качественно новыми характеристиками Но эти возможности могут стать реальностью только в том случае, если обеспечить для каждого этапа создания РЭА необходимое повышение степени интеграции интегральных схем при приемлемой их стоимости

Степень интеграции интегральных схем определяется достигнутым уровнем эффективности технологии, а также степенью универсализации и унификации интегральных схем.

Эта проблема может быть разрешена в полной мере разработкой таких способов переработки информации, которые позволяли бы применять интегральные однородные структуры. Такие структуры представляют собой интегральные схемы, в которых применяются одинаковые универсальные ячейки, одинаковым образом связанные между собой. Получение устройств с более сложными функциями на однородных структурах может достигаться простым увеличением количества универсальных ячеек такой структуры, т е новое качество может достигаться наращиванием простого однородного количества. Этим достигается необходимая универсализация.

Кроме того, технологичность устройств, построенных на однородных структурах, безусловно выше.

В настоящее время однородные интегральные структуры разрабатываются для цифровых методов переработки информации и на них создаются устройства ЦВМ. Это объясняется тем, что именно цифровые (дискретные) методы переработки информации наиболее просто реализуются на однородных структурах.

Последнее можно объяснить следующим образом. Любые вычислимые функции или алгоритмы, переменные которых представлены конечными числами, могут быть реализованы цифровыми структурами. Это означает, что можно спроектировать такую дискретную логическую структуру, которая будет производить вычисления по заданной функции или алгоритму путем преобразования кодов конечной длины, представляющих числовые переменные этой функции или алгоритма.

В конечном счете такая дискретная логическая структура может быть реализована в виде комбинационной схемы. Последняя представляет собой некоторое множество логических элементов, соединенных между собой определенным образом.

Для построения комбинационных схем используется функционально полный набор логических элементов, набор, позволяющий построить любую комбинационную схему. Функционально полный набор составляют, например, элементы, осуществляющие логическое умножение (реализуемое схемой совпадения), логическое сложение (реализуемое схемой разделения) и логическое отрицание (инвертор). Но можно создать и универсальный логический элемент, который выполнял бы функционально полный набор логических операций и осуществлял соединения с другими такими же элементами после соответствующей его настройки внешними сигналами. Такой универсальный логический элемент называют универсальной функциональной ячейкой и применяют для построения однородных структур.

На рис. 38 приведена обобщенная схема однородной структуры, позволяющая рассмотреть принцип ее работы. Однородная структура представляет собой геометрически правильную решетку, имеющую две оси симметрии (число осей симметрии может быть и бо́льшим).

В узлах этой решетки расположены однотипные функциональные ячейки. Каждая функциональная ячейка соединена геометрически одинаковым образом с соседними ячейками, поэтому сигнал от ячейки может быть передан к любой другой ячейке структуры хотя бы и при помощи других ячеек.

Функциональные ячейки настраиваются на выполнение одной из своих логических операций и на прием и передачу сигналов с определенных каналов связи с другими ячейками сигналами, поступающими с группы командных шин $\varkappa$. Команду на перестройку выполняет только та функциональная ячейка, которая отпирается одновременно пришедшими сигналами с шин α и β выбора адреса.

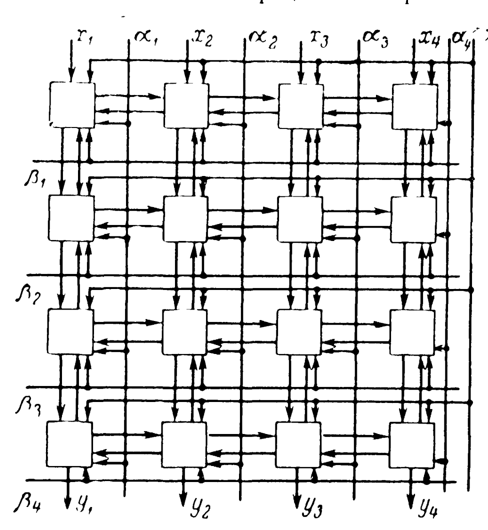


Рис. 38. Обобщенная схема однородной универсальной структуры.

Сигналы входных кодов подаются на входы x. Эти сигналы перерабатываются однородной структурой в соответствии с реализуемым ею алгоритмом в сигналы выходных кодов, снимаемых с выходов y. Для этой цели однородная структура должна быть настроена соответствующим образом путем введения в нее некоторой информации настройки, подаваемой в виде определенной последовательности сигналов с шин $\varkappa$ и адресных шин α и β.

Каждая функциональная ячейка однородной структуры должна обладать определенным объемом памяти для хранения полученной информации о перестройке и в соответствии с этой информацией перестраивать свою логическую функцию и функцию связи с соседними ячейками.

Возможно построить большее количество разнообразных однородных структур, отличающихся друг от друга геометрией решетки, функциональной схемой универсальной ячейки, количеством и характером связей, способом настройки и т. д.

В одной и той же однородной структуре посредством ее перестройки можно реализовать функции различных устройств ЦВМ: сумматоров, сдвигающих регистров, множительных устройств и т. д. В зависимости от сложности этих устройств и от длин рабочих кодов требуется только разное количество универсальных функциональных ячеек в однородной структуре, т. е. наращиванием однородного количества можно получить новое функциональное качество устройства.

В интегральных однородных структурах посредством перестройки их функций частично решается проблема универсализации интеграль-

ных схем. Частичность такого решения обусловлена необходимостью организации управляющих шин, а следовательно, и образования дополнительных выводов Шины и соединения с ними функциональных ячеек в самой интегральной однородной структуре выполняются методами планарной технологии и не снижают существенно надежности устройства в целом, а вот внешние выводы этих шин образуют внешние соединения, снижающие общую надежность устройства, построенного на интегральных однородных структурах.

Вследствие этого мы можем получить выигрыш в надежности при возрастающей степени интеграции однородной структуры только в том случае, если число ее внешних выводов будет возрастать незначительно, причем настолько незначительно, что любое устройство, образованное в такой интегральной структуре, имело меньше внешних выводов, чем устройство, собранное из большого числа схем с меньшей степенью интеграции.

Даже при очень экономной организации схемы настройки однородных структур очевидно, что с ростом их степени интеграции будет увеличиваться и число внешних выводов, что снижает общую надежность такой интегральной схемы. Кроме того, однородные структуры требуют программированной настройки, а следовательно, и дополнительного оборудования для этой цели. Создание однородных интегральных структур, в которых можно было бы при малом числе внешних выводов собирать раз и навсегда настроенные специализированные схемы, является достаточно трудной задачей.

Но для создания высокосложной аппаратуры дискретной переработки информации интегральные однородные структуры являются достаточно эффективными. Дело в том, что для решения каждого класса задач создается обычно специализированная структура, число разновидностей которой возрастает по мере появления новых задач и новых требований практики. Естественно поэтому, что появилось стремление к созданию универсальных устройств, которые решали бы разнообразные задачи с одинаковой эффективностью. Из-за специализации узлов и блоков устройств ЦВМ невозможно перераспределение функций между блоками, что приводит к перегрузке одних и недоиспользованию других и, следовательно, ограничивает эффективность их использования при решении различных задач.

Интегральные однородные структуры позволяют создавать гибкие быстродействующие и высокоэффективные перестраиваемые структуры ЦВМ и наилучшим образом удовлетворяют основным требованиям микроэлектроники. Это позволит создавать в ближайшем будущем ЦВМ высокой сложности и эффективности.

ФУНКЦИОНАЛЬНЫЕ ПРИБОРЫ

Функциональные приборы строятся на принципе функциональной интеграции Функциональный прибор представляет собой твердое тело, выполняющее функции определенного радиоэлектронного устройства, но не на принципах схемной электроники, а на базе использования определенных свойств твердого тела.

На рис 39 приведен функциональный прибор, выполняющий функцию выпрямителя переменного тока. Прибор основан на использовании эффекта Зеебека и состоит из соединенных в монолитное тело резистивной *1*, изолирующей *2* и термоэлектрической *3* обла-

стей. Резистивная область подключается к источнику выпрямляемого напряжения.

В области *1* выделяется тепловая энергия и распространяется через тонкую изолирующую прослойку в термоэлектрическую область, выполненную, например, из полупроводника *n*-типа.

Температура верхнего конца полупроводниковой области выше нижнего, и электроны диффундируют в более холодную часть полупроводника, заряжая ее отрицательно. Вследствие этого более холодная область полупроводника приобретает отрицательный заряд. В силу тепловой инерции твердого тела на выходе прибора получается выпрямление с малым уровнем пульсации. Такой функциональный прибор по своим функциям эквивалентен известной схеме выпрямителя, изображенной на том же рисунке.

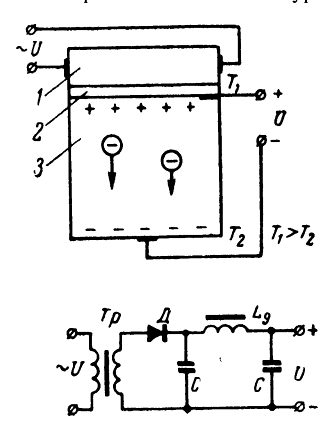


Рис. 39. Пример функционального прибора.

Если при элементной интеграции каждый объем твердого тела, представляющего интегральную схему, выполняет функции определенного элемента, то, как видно из рис. 39, при функциональной интеграции этого нет. Функциональный прибор в целом выполняет функции определенного устройства, которое в схемном исполнении состоит из определенного числа элементов. В функциональных приборах элементы электрических цепей, как таковые, исчезают, а их схемные функции интегрируются в твердом теле. В этом смысле и понимается функциональная интеграция.

Функциональные приборы обладают большими потенциальными возможностями повышения надежности и уровня миниатюризации, чем интегральные схемы. Это обусловлено тем обстоятельством, что для образования функционального прибора требуется создание в твердом теле меньшего количества физических сред и соединений, чем при создании интегральной схемы, выполняющей аналогичную функцию. В функциональных приборах посредством комбинации ограниченного числа физических процессов возможно осуществлять заданную функцию устройства при общем числе создаваемых в твердом теле локальных неоднородностей (физических сред) значительно меньшем, чем в интегральных схемах, именно вследствие отказа от принципов схемной электроники.

Так, например, для создания интегральной схемы, обладающей вольт-амперной характеристикой, изображенной на рис. 40, необходимо было бы, следуя канонам классической схемотехники, в твердом теле реализовать электрическую схему на универсальных компонентах, приведенную на том же рисунке. Для этой цели пришлось бы создать в твердом теле не менее двадцати локальных областей (физических сред), не считая соединений между ними.

Но существует функциональный прибор — динистор (рис. 40), состоящий всего из четырех локальных областей, у которого вольт-амперная характеристика имеет тот же вид, т. е. та же функция устройства в данном случае обеспечивается посредством создания

в твердом теле существенно меньшего количества локализованных физических сред.

Первый из рассмотренных примеров иллюстрирует также тот факт, что в функциональных приборах могут интегрироваться функции таких устройств, которые не выполнимы методами элементной интеграции. Так, например, трансформатор и дроссель схемы рис. 39 не удается объединить интегральным способом в твердой схеме, в то время как использование определенного физического эффекта позволяет создать устройство, выполняющее функции не только транс-

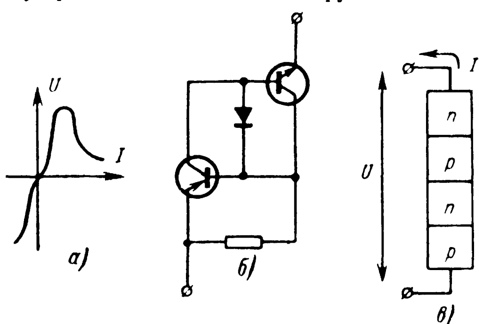


Рис. 40. Динистор — функциональный прибор.

форматора и дросселя, но и целой схемы выпрямителя в твердом теле.

Второй пример функционального прибора (рис. 40) иллюстрирует возможности решения в функциональных приборах проблемы возрастающих количеств.

Можно привести примеры более сложных по выполняемым функциям функциональных приборов, для создания которых в твердом теле необходимо образовывать в десятки раз меньшее количество локальных физических сред, чем для схемного эквивалента их, выполняемых в виде интегральной схемы.

В настоящее время не существует систематических методов построения функциональных приборов, реализующих функции любых устройств. Появление таких методов, очевидно, возможно на базе проведения фундаментальных исследований основных свойств твердого тела и создания новых аналитических средств, позволяющих разрабатывать функциональные приборы с любыми заданными функциями.

ЗАКЛЮЧЕНИЕ

Интегральные схемы, основанные на принципе элементной интеграции, только частично разрешают проблему возрастающих количеств. Эта проблема изгоняется из области проектирования РЭА в область проектирования и производства интегральных схем, где также существует необходимость образования почти такого же количества элементов схемы только в проинтегрированном виде. С увеличением степени интеграции усложняются трафареты, шаблоны,

маски и другие технологические средства. Все трудности, связанные с манипулированием большим количеством элементов, проявляются в организации технологического процесса производства интегральных схем.

В связи с этим интегральная микроэлектроника, основанная на принципе элементной интеграции, представляет собой промежуточный этап на пути к интегральной микроэлектронике, основанной на принципе функциональной интеграции (функциональным приборам).

Интегральная микроэлектроника обеспечила существенный прогресс в решении проблем повышения надежности и уменьшения габаритов, весов РЭА и потребляемой ею мощности. При этом происходит всестороннее усовершенствование материальной базы и коренное изменение методов проектирования и конструирования РЭА. Это и является фундаментом для создания функциональной интегральной микроэлектроники (электроники функциональных приборов).

Проблема возрастающих количеств кардинально может решаться в функциональных приборах. Поэтому функциональная интегральная микроэлектроника представляет собой наиболее перспективное в будущем направление. Разработка регулярных методов создания функциональных приборов, позволяющих решать основные задачи преобразования электрических сигналов и переработки информации, при возможности практически безграничного повышения степени интеграции означало бы истинную революцию в радиоэлектронике. Ведь в конечном счете интеграция и микроминиатюризация в радиоэлектронике преследуют цель не лучшего физического воспроизведения методов классической схемотехники, а создания приборов, выполняющих необходимые функции как можно проще и непосредственнее с учетом основных свойств структуры материи.

Таким образом, главной целью процесса интеграции и микроминиатюризации является переход от методов теории цепей и элементной электроники к методам физики твердого тела и функциональным приборам.

Но в силу изложенных выше причин по крайней мере в ближайшие годы прогресс в радиоэлектронике будет базироваться на совершенствовании информационных и физико-технологических методов проектирования и производства интегральных схем, основанных на элементной интеграции, резервы которых в повышении массовой эффективности РЭА далеко еще не исчерпаны.

На этом пути центральной задачей остается задача повышения степени интеграции интегральных схем. Продвижение в этом направлении возможно по мере решения физико-технологических и информационных проблем. Все физико-технологические проблемы связаны с решением задачи повышения степени интеграции интегральных схем, а информационные проблемы — с решением задачи их универсализации. Последнее может быть достигнуто путем создания таких методов переработки информации для непрерывных и дискретных сигналов, которые позволили бы применять однородные универсальные структуры, допускающие высокие степени интеграции

ЛИТЕРАТУРА

1. Микроэлектроника. Сборник статей под ред. Ф. В. Лукина, вып. 1. «Советское радио», 1967.

2. Колосов А. А., Горбунов Ю. И. и Наумов Ю. Е. Полупроводниковые твердые схемы. «Советское радио», 1965.

3. Микроэлектроника. Пер. с англ. под ред. проф. Н. П. Богородицкого. «Советское радио», 1966.

4. Пленочная микроэлектроника. Под ред. Л. Холлэнда. Пер. с англ. под ред. М. И. Елинсона. «Мир», 1968.

5. Интегральные схемы. Принципы конструирования и производства. Пер. с англ. под ред. проф. А. А. Колосова. «Советское радио», 1968.

6. Левин С. Н. Основы полупроводниковой микроэлектроники. Пер. с англ. под ред. А. А. Маслова. «Советское радио», 1966.

7. Прангишвили И. В. и др. Микроэлектроника и однородные структуры для построения логических и вычислительных устройств. «Наука», 1967.

8. Алексенко А. Г. и др. Современная микроэлектроника и ее перспективы. Известия вузов. Радиоэлектроника, т. XI, № 7, 1968.

ОГЛАВЛЕНИЕ

Цена 24 коп.